

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日 Date of Application: 2003年 3月 11日

出願番号 Application Number: 特願 2003-065462

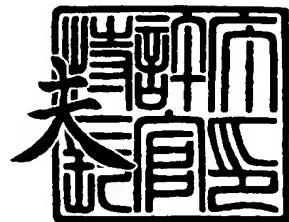
[ST. 10/C]: [JP 2003-065462]

出願人 Applicant(s): セイコーエプソン株式会社

2003年12月 1日

特許庁長官
Commissioner,
Japan Patent Office

今井康



【書類名】 特許願

【整理番号】 EP-0436301

【提出日】 平成15年 3月11日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/20

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内

【氏名】 烏海 裕一

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーホームズ株式会社内

【氏名】 森田 晶

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーホームズ株式会社

【代理人】

【識別番号】 100090479

【弁理士】

【氏名又は名称】 井上 一

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090387

【弁理士】

【氏名又は名称】 布施 行夫

【電話番号】 03-5397-0891

【選任した代理人】

【識別番号】 100090398

【弁理士】

【氏名又は名称】 大渕 美千栄

【電話番号】 03-5397-0891

【手数料の表示】

【予納台帳番号】 039491

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9402500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示ドライバ及び電気光学装置

【特許請求の範囲】

【請求項 1】 複数の画素と、複数の走査線と、複数のデータ線とを含む電気光学装置の前記複数のデータ線を駆動するための表示ドライバであって、

階調データが供給される階調バスと、

所与の取込開始タイミング指示信号を基準に、前記階調データの取込開始タイミングまでの期間を設定するための取込開始タイミング設定レジスタと、

前記取込開始タイミング設定レジスタの設定内容に基づいてシフトスタート信号を生成するシフトスタート信号生成回路と、

複数のフリップフロップを有し、所与のシフトクロックに基づいて前記シフトスタート信号をシフトして各フリップフロップからシフト出力を出力するシフトレジスタと、

各フリップフロップが前記シフトレジスタのシフト出力に基づいて前記階調バス上の前記階調データを保持する複数のフリップフロップを有するデータラッチと、

前記データラッチに保持された階調データに対応したデータ信号を前記複数のデータ線に出力するデータ線駆動回路とを含むことを特徴とする表示ドライバ。

【請求項 2】 複数の画素と、複数の走査線と、 $3N$ (N は自然数) 本のデータ線ごとにその両側から内側に向けて交互にくし歯状に配線された複数のデータ線と、各データ信号供給線が N 組の第1～第3の色成分用のデータ信号を多重化した多重化データを伝送する複数のデータ信号供給線と、各デマルチプレクサが前記 $3N$ 本のデータ線の各データ線に対して前記多重化データをデマルチプレクスして前記 N 組の第1～第3の色成分用のデータ信号のいずれかを出力する複数のデマルチプレクサとを含む電気光学装置の前記複数のデータ信号供給線を駆動するための表示ドライバであって、

前記複数のデータ線の各データ線が並ぶ順序に対応して前記第1～第3の色成分用の階調データが供給される階調バスと、

各クロックラインに $2N$ 個のシフトクロックのうちいずれかのシフトクロックが供給され、それが第1～第Nのグループのいずれかに属するN本の第1のクロックラインと、

各クロックラインに前記 $2N$ 個のシフトクロックのうちいずれかのシフトクロックが供給され、それが前記第1～第Nのグループのいずれかに属するN本の第2のクロックラインと、

所与の取込開始タイミング指示信号を基準に、前記階調データの取込開始タイミングまでの期間を設定するための取込開始タイミング設定レジスタと、

前記取込開始タイミング設定レジスタの設定内容に基づいてシフトスタート信号を生成するシフトスタート信号生成回路と、

前記取込開始タイミング設定レジスタの設定内容に基づいて、前記 $2N$ 個のシフトクロックを前記第1及び第2のクロックラインに割り当てて出力するシフトクロック割当回路と、

複数のフリップフロップを有し、シフトクロックに基づいて前記シフトスタート信号を第1のシフト方向にシフトして各フリップフロップからシフト出力を出力し、それが前記第1～第Nのグループのいずれかに属するN個の第1のシフトレジスタと、

複数のフリップフロップを有し、シフトクロックに基づいて前記シフトスタート信号を前記第1のシフト方向とは反対の第2のシフト方向にシフトして各フリップフロップからシフト出力を出力し、それが前記第1～第Nのグループのいずれかに属するN個の第2のシフトレジスタと、

前記第1のシフトレジスタのシフト出力を基づいて前記階調バス上の前記階調データを保持し、それが前記第1～第Nのグループのいずれかに属するN個の第1のデータラッチと、

前記第2のシフトレジスタのシフト出力を基づいて前記階調バス上の前記階調データを保持し、それが前記第1～第Nのグループのいずれかに属するN個の第2のデータラッチと、

前記第1のデータラッチに保持されたN組の階調データを多重化した第1の多重化データと、前記第2のデータラッチに保持されたN組の階調データを多重化

した第2の多重化データとを生成するマルチプレクサと、

各データ出力部が前記第1又は第2の多重化データに対応したデータ信号をデータ信号供給線に出力する複数のデータ出力部が前記複数のデータ線の各データ線が並ぶ順序に対応して配置されるデータ信号供給線駆動回路とを含み、

第j（ $1 \leq j \leq N$ 、jは整数）のグループに属する前記第1のシフトレジスタは、前記第jのグループに属する前記第1のクロックライン上のシフトクロックに基づいてシフト出力を出力し、

前記第jのグループに属する前記第2のシフトレジスタは、前記第jのグループに属する前記第2のクロックライン上のシフトクロックに基づいてシフト出力を出力し、

前記第jのグループに属する前記第1のデータラッチは、前記第jのグループに属する前記第1のシフトレジスタのシフト出力に基づいて前記階調データを保持し、

前記第jのグループに属する前記第2のデータラッチは、前記第jのグループに属する前記第2のシフトレジスタのシフト出力に基づいて前記階調データを保持することを特徴とする表示ドライバ。

【請求項3】 請求項2において、

前記第1のデータラッチに保持されたN組の階調データと、前記第2のデータラッチに保持されたN組の階調データとをラッチするラインラッチを含み、

前記マルチプレクサは、

前記ラインラッチに保持された階調データのうち前記第1のデータラッチからの前記N組の階調データを多重化した第1の多重化データを生成し、前記ラインラッチに保持された階調データのうち前記第2のデータラッチからの前記N組の階調データを多重化した第2の多重化データを生成することを特徴とする表示ドライバ。

【請求項4】 請求項2又は3において、

前記データ信号供給線駆動回路は、

前記第1の多重化データに基づいて前記電気光学装置の第1の辺側からデータ信号供給線を駆動し、前記第2の多重化データに基づいて前記電気光学装置の前

記第1の辺に対向する第2の辺側からデータ信号供給線を駆動することを特徴とする表示ドライバ。

【請求項5】 請求項2乃至4のいずれかにおいて、
所与の基準クロックに基づいて、前記2N個のシフトクロックを生成するシフ
トクロック生成回路を含み、
前記階調データは、前記所与の基準クロックに同期して前記階調バスに供給さ
れ、

前記2N個のシフトクロックは、互いに異なる位相を有する期間を含むことを
特徴とする表示ドライバ。

【請求項6】 請求項5において、
前記2N個のシフトクロックは、
前記第1及び第2のシフトレジスタにおいて各シフトスタート信号を取り込む
ための初段取込期間において所与のパルスを有し、前記初段取込期間経過後のデ
ータ取込期間において互い位相が異なることを特徴とする表示ドライバ。

【請求項7】 請求項2乃至6のいずれかにおいて、
前記シフトクロック割当回路は、
前記所与の取込開始タイミング指示信号の変化タイミングと、前記階調データ
の取込開始タイミングとの間の所与の基準クロックのクロック数に応じて、前記
2N個のシフトクロックを前記N本の第1のクロックライン及び前記N本の第2
のクロックラインのいずれかに出力することを特徴とする表示ドライバ。

【請求項8】 請求項7において、
前記シフトクロック割当回路は、
前記所与の取込開始タイミング指示信号の変化タイミング直後の最初の前記所
与の基準クロックの立ち上がり又は立ち下がりを0とした場合に、前記変化タイ
ミングと前記取込開始タイミングとの間の前記所与の基準クロックのクロック数
が偶数か奇数かに応じて、前記2N個のシフトクロックを前記N本の第1のクロ
ックライン及び前記N本の第2のクロックラインのいずれかに出力することを特
徴とする表示ドライバ。

【請求項9】 請求項1乃至8のいずれかにおいて、

前記複数のデータ線が伸びる前記第1の辺から前記第2の辺への方向と、前記第1又は第2のシフト方向とが同じ方向であることを特徴とする表示ドライバ。

【請求項10】 請求項1乃至9のいずれかにおいて、

前記走査線が伸びる方向を長辺側とし、前記データ線が伸びる方向を短辺側とした場合に、前記電気光学装置の前記短辺側に沿って配置されていることを特徴とする表示ドライバ。

【請求項11】 複数の画素と、

複数の走査線と、

3N（Nは自然数）本のデータ線ごとにその両側から内側に向けて交互にくし歯状に配線された複数のデータ線と、

各データ信号供給線がN組の第1～第3の色成分用のデータ信号を多重化した多重化データを伝送する複数のデータ信号供給線と、

各デマルチプレクサが前記3N本のデータ線の各データ線に対して前記多重化データをデマルチプレクスして前記N組の第1～第3の色成分用のデータ信号のいずれかを出力する複数のデマルチプレクサと、

前記複数のデータ信号供給線を駆動する請求項2乃至10のいずれか記載の表示ドライバとを含むことを特徴とする電気光学装置。

【請求項12】 複数の画素と、

複数の走査線と、

3N（Nは自然数）本のデータ線ごとにその両側から内側に向けて交互にくし歯状に配線された複数のデータ線と、

各データ信号供給線がN組の第1～第3の色成分用のデータ信号を多重化した多重化データを伝送する複数のデータ信号供給線と、

各デマルチプレクサが前記3N本のデータ線の各データ線に対して前記多重化データをデマルチプレクスして前記N組の第1～第3の色成分用のデータ信号のいずれかを出力する複数のデマルチプレクサとを含む表示パネルと、

前記複数のデータ信号供給線を駆動する請求項2乃至10のいずれか記載の表示ドライバとを含むことを特徴とする電気光学装置。

【発明の詳細な説明】

【0001】**【発明の属する技術分野】**

本発明は、表示ドライバ及び電気光学装置に関する。

【0002】**【従来の技術】**

LCD（液晶表示）パネルに代表される表示パネル（広義には電気光学装置又は表示装置）は、携帯電話機や携帯型情報端末（Personal Digital Assistants：PDA）に実装される。特にLCDパネルは、他の表示パネルと比較して、より小型化、低消費電力化及び低コスト化を実現し、種々の電子機器に搭載されている。

【0003】

LCDパネルでは、表示される画像の見易さを考慮して、ある一定サイズ以上のサイズが要求される。その一方で、電子機器に搭載された場合のLCDパネルの実装サイズをできるだけ小さくすることが望まれている。このような実装サイズを小さくすることができるLCDパネルとして、いわゆるくし歯配線されたLCDパネルがある。

【0004】

LCDパネルの実装サイズを小さくするために、LCDパネルの走査線を駆動する走査ドライバと該LCDパネルとの配線の領域を狭くしたり、LCDパネルのデータ線を駆動する表示ドライバと該LCDパネルとの配線の領域を狭くしたりすることが有効である。

【0005】

また、LCDパネルが実装される電子機器の小型軽量化や高画質化の要求により、LCDパネルの更なる小型化、画素の微細化が望まれている。その1つの解決策として、低温ポリシリコン（Low Temperature Poly-Silicon：以下LTPSと略す。）プロセスにより、LCDパネルを形成することが検討されている。

【0006】

LTPSプロセスによれば、スイッチ素子（例えば、薄膜トランジスタ（Thin Film Transistor：TFT））等を含む画素が形成されるパネル基板（例えばガ

ラス基板) 上に、駆動回路等を直接形成することができる。そのため、部品数を削減し、表示パネルの小型軽量化が可能となる。またLTPSでは、これまでのシリコンプロセスの技術を応用して、開口率を維持したまま画素の微細化を図ることができる。更にまたLTPSは、アモルファスシリコン (amorphous silicon: a-Si) に比べて電荷の移動度が大きく、かつ寄生容量が小さい。したがって、画面サイズの拡大により1画素当たりの画素選択期間が短くなった場合でも、当該基板上に形成された画素の充電期間を確保し、画質の向上を図ることが可能となる。

【0007】

このため、LTPSプロセスにより形成されたLCDパネルの走査線又はデータ線をくし歯配線することにより、例えば実装サイズの縮小による小型化と、画質の向上とを両立させることができる。

【0008】

【特許文献1】

特開2002-156654号公報

【0009】

【発明が解決しようとする課題】

しかしながら、くし歯配線されたLCDパネルの互いに対向する辺から、表示ドライバが該LCDパネルのデータ線を駆動する場合、通常のLCDパネルではデータ線が並ぶ順序に対応して供給されていた階調データの順序を変更する必要が生ずる。

【0010】

従来の表示ドライバでは各データ線に対応して供給される階調データの順序を変更することができず、くし歯配線されたLCDパネルを従来の表示ドライバで駆動する場合、専用のデータスクランブルICを付加する必要があった。

【0011】

またLTPSプロセスにより形成されたLCDパネルでは、1本のデータ信号供給線を例えば1組のR、G、B用（1画素を構成する第1～第3の色成分用）の画素電極に接続可能な各色のデータ線のいずれかに接続されるデマルチプレク

サ (demultiplexer) が設けられる。この場合、LTPSの電荷の移動度が大きいことを利用して、データ信号供給線上に、R、G、B用のデータ信号が、時分割されて伝送される。そして、当該画素の選択期間に、各色成分用のデータ信号が、デマルチプレクサにより順次各データ線に切り替えて出力され、各色成分ごとに設けられた画素電極に書き込まれる。このような構成によれば、ドライバからデータ信号供給線にデータ信号を出力するための端子の数を削減することができる。そのため、端子間のピッチに制限されることなく、画素の微細化によるデータ線数の増加にも対応することができる。

【0012】

ところが、1組のみならず複数組のデータ線がくし歯配線されたLCDパネルに対する市場の要求が高まることが予想される。この場合、表示ドライバは、LCDパネルの各データ信号供給線に対して、 $3 \times N$ (N は自然数) ドット分のデータ信号を多重化して出力する必要がある ($3 \times N$ マルチプレクス駆動)。

【0013】

しかしながら、 $3 \times N$ マルチプレクス駆動を行う場合、単に多密度を増加させるだけでは不十分であり、くし歯配線されたLCDパネルのデータ線の組数Nに応じて、上述のデータスクランブルの方法が異なる。

【0014】

更に、表示ドライバに対する階調データの取込開始タイミングを示す信号が変化してから、実際に階調データが該表示ドライバに対して供給されるタイミングまでの期間は、コントローラの種類に依存しており一定ではない。したがって、くし歯配線されたLCDパネルを駆動する場合、階調データの取込順序が狂ってしまうという問題が発生する。

【0015】

本発明は、以上のような技術的課題に鑑みてなされたものであり、その目的とするところは、階調データの供給タイミングに依存せずに、データ線を駆動する表示ドライバ及び該表示ドライバを含む電気光学装置を提供することにある。

【0016】

また本発明の他の目的は、階調データの供給タイミングに依存せず、くし歯配

線された表示パネルに対して $3 \times N$ マルチプレクス駆動を行うことができる表示ドライバ及び該表示ドライバを含む電気光学装置を提供することにある。

【0017】

【課題を解決するための手段】

上記課題を解決するために本発明は、複数の画素と、複数の走査線と、複数のデータ信号供給線とを含む電気光学装置の前記複数のデータ信号供給線を駆動するための表示ドライバであって、階調データが供給される階調バスと、所与の取込開始タイミング指示信号を基準に、前記階調データの取込開始タイミングまでの期間を設定するための取込開始タイミング設定レジスタと、前記取込開始タイミング設定レジスタの設定内容に基づいてシフトスタート信号を生成するシフトスタート信号生成回路と、複数のフリップフロップを有し、所与のシフトクロックに基づいて前記シフトスタート信号をシフトして各フリップフロップからシフト出力を出力するシフトレジスタと、各フリップフロップが前記シフトレジスタのシフト出力に基づいて前記階調バス上の前記階調データを保持する複数のフリップフロップを有するデータラッチと、前記データラッチに保持された階調データに対応したデータ信号を前記複数のデータ信号供給線に出力するデータ信号供給線駆動回路とを含む表示ドライバに関係する。

【0018】

ここで、取込開始タイミング指示信号は、表示ドライバに接続されたコントローラから供給される。

【0019】

取込開始タイミング設定レジスタには、取込開始タイミング指示信号を基準に階調データの取込開始タイミングまでの期間のみならず、階調データの供給開始タイミングであってもよい。広義には、取込開始タイミング設定レジスタには、取込開始タイミング指示信号と、取り込み対象である階調データとの時間的なずれ量を設定できればよい。

【0020】

本発明では、取込開始タイミング設定レジスタと、シフトスタート信号生成回路とを設けて、取込開始タイミング設定レジスタの設定内容に応じて変化タイミ

ングが変更されたシフトスタート信号をシフトしたシフト出力により、階調データを取り込むようにしている。したがって、例えばコントローラから出力される取込開始タイミング指示信号から、階調データの取込開始タイミング（又は供給開始タイミング）までの期間が、コントローラの種類に依存している場合であっても、取り込んだ階調データに基づく画像を正常に表示させる表示ドライバを提供することができる。

【0021】

また本発明は、複数の画素と、複数の走査線と、 $3N$ (N は自然数) 本のデータ線ごとにその両側から内側に向けて交互にくし歯状に配線された複数のデータ線と、各データ信号供給線が N 組の第1～第3の色成分用のデータ信号を多重化した多重化データを伝送する複数のデータ信号供給線と、各デマルチプレクサが前記 $3N$ 本のデータ線の各データ線に対して前記多重化データをデマルチプレクスして前記 N 組の第1～第3の色成分用のデータ信号のいずれかを出力する複数のデマルチプレクサとを含む電気光学装置の前記複数のデータ信号供給線を駆動するための表示ドライバであって、前記複数のデータ線の各データ線が並ぶ順序に対応して前記第1～第3の色成分用の階調データが供給される階調バスと、各クロックラインに $2N$ 個のシフトクロックのうちいずれかのシフトクロックが供給され、それが第1～第 N のグループのいずれかに属する N 本の第1のクロックラインと、各クロックラインに前記 $2N$ 個のシフトクロックのうちいずれかのシフトクロックが供給され、それが前記第1～第 N のグループのいずれかに属する N 本の第2のクロックラインと、所与の取込開始タイミング指示信号を基準に、前記階調データの取込開始タイミングまでの期間を設定するための取込開始タイミング設定レジスタと、前記取込開始タイミング設定レジスタの設定内容に基づいてシフトスタート信号を生成するシフトスタート信号生成回路と、前記取込開始タイミング設定レジスタの設定内容に基づいて、前記 $2N$ 個のシフトクロックを前記第1及び第2のクロックラインに割り当てて出力するシフトクロック割当回路と、複数のフリップフロップを有し、シフトクロックに基づいて前記シフトスタート信号を第1のシフト方向にシフトして各フリップフロップからシフト出力を出力し、それが前記第1～第 N のグループのいずれかに属

するN個の第1のシフトレジスタと、複数のフリップフロップを有し、シフトクロックに基づいて前記シフトスタート信号を前記第1のシフト方向とは反対の第2のシフト方向にシフトして各フリップフロップからシフト出力を出力し、それぞれが前記第1～第Nのグループのいずれかに属するN個の第2のシフトレジスタと、前記第1のシフトレジスタのシフト出力に基づいて前記階調バス上の前記階調データを保持し、それぞれが前記第1～第Nのグループのいずれかに属するN個の第1のデータラッチと、前記第2のシフトレジスタのシフト出力に基づいて前記階調バス上の前記階調データを保持し、それぞれが前記第1～第Nのグループのいずれかに属するN個の第2のデータラッチと、前記第1のデータラッチに保持されたN組の階調データを多重化した第1の多重化データと、前記第2のデータラッチに保持されたN組の階調データを多重化した第2の多重化データとを生成するマルチプレクサと、各データ出力部が前記第1又は第2の多重化データに対応したデータ信号をデータ信号供給線に出力する複数のデータ出力部が前記複数のデータ線の各データ線が並ぶ順序に対応して配置されるデータ信号供給線駆動回路とを含み、第j（ $1 \leq j \leq N$ 、jは整数）のグループに属する前記第1のシフトレジスタは、前記第jのグループに属する前記第1のクロックライン上のシフトクロックに基づいてシフト出力を出力し、前記第jのグループに属する前記第2のシフトレジスタは、前記第jのグループに属する前記第2のクロックライン上のシフトクロックに基づいてシフト出力を出力し、前記第jのグループに属する前記第1のデータラッチは、前記第jのグループに属する前記第1のシフトレジスタのシフト出力に基づいて前記階調データを保持し、前記第jのグループに属する前記第2のデータラッチは、前記第jのグループに属する前記第2のシフトレジスタのシフト出力に基づいて前記階調データを保持する表示ドライバに関係する。

【0022】

本発明において、表示ドライバが、いわゆるくし歯配線された電気光学装置のデータ信号供給線に対して、 $3 \times N$ マルチプレクス駆動を行うことができる。表示ドライバは、N個の第1のデータラッチとN個の第2のデータラッチとを含み、それぞれ別個に設定されるクロックにより、階調バス上のデータを取り込む。

そして、表示ドライバは、マルチプレクサにより、N個の第1のデータラッチに取り込まれたN組の階調データを多重化した第1の多重化データと、N個の第2のデータラッチに取り込まれたN組の階調データを多重化した第2の多重化データとを生成する。次に、表示ドライバは、駆動対象の電気光学装置の複数のデータ線が並ぶ順序に対応して配置されるデータ信号供給線駆動回路の各データ出力部により、第1又は第2の多重化データに基づいて各データ信号供給線を駆動する。更に、取込開始タイミング設定レジスタと、シフトスタート信号生成回路とを設けて、N個の第1のシフトレジスタ及びN個の第2のシフトレジスタに対しては、取込開始タイミング設定レジスタの設定内容に応じて変化タイミングが変更されたシフトスタート信号をシフトしたシフト出力を出力させる。

【0023】

本発明によれば、汎用のコントローラからの階調データが、駆動対象の電気光学装置の複数のデータ線の並び順に対応して供給された場合であっても、クロックの設定によって、くし歯配線に対応し、かつマルチプレクスされた組数Nに対応した順序で、階調データを、それぞれN個の第1及び第2のデータラッチに取り込むことができる。したがって、くし歯配線による実装サイズの縮小化と、例えばLTPSによる画質の向上とを両立させる表示ドライバを提供することができる。また、例えばコントローラから出力される取込開始タイミング指示信号から、階調データの取込開始タイミング（又は供給開始タイミング）までの期間が、コントローラの種類に依存している場合であっても、取り込んだ階調データに基づく画像を正常に表示させることができる。

【0024】

また本発明に係る表示ドライバでは、前記第1のデータラッチに保持されたN組の階調データと、前記第2のデータラッチに保持されたN組の階調データとをラッチするラインラッチを含み、前記マルチプレクサは、前記ラインラッチに保持された階調データのうち前記第1のデータラッチからの前記N組の階調データを多重化した第1の多重化データを生成し、前記ラインラッチに保持された階調データのうち前記第2のデータラッチからの前記N組の階調データを多重化した第2の多重化データを生成することができる。

【0025】

本発明によれば、一旦ラインラッチで階調データを取り込んだ後、マルチプレクサで階調データを多重化するようにしたので、先行する階調データを書き換えることがなく、連続して階調データを取り込むことができる。また、階調データを安定させてから駆動させることができるので、画質の劣化を回避することも可能となる。

【0026】

また本発明に係る表示ドライバでは、前記データ信号供給線駆動回路は、前記第1の多重化データに基づいて前記電気光学装置の第1の辺側からデータ信号供給線を駆動し、前記第2の多重化データに基づいて前記電気光学装置の前記第1の辺に対向する第2の辺側からデータ信号供給線を駆動することができる。

【0027】

本発明によれば、表示ドライバを実装する際の実装サイズを縮小化することができる。

【0028】

また本発明に係る表示ドライバでは、所与の基準クロックに基づいて、前記2N個のシフトクロックを生成するシフトクロック生成回路を含み、前記階調データは、前記所与の基準クロックに同期して前記階調バスに供給され、前記2N個のシフトクロックは、互いに異なる位相を有する期間を含むことができる。

【0029】

また本発明に係る表示ドライバでは、前記2N個のシフトクロックは、前記第1及び第2のシフトレジスタにおいて各シフトスタート信号を取り込むための初段取込期間において所与のパルスを有し、前記初段取込期間経過後のデータ取込期間において互い位相が異なってもよい。

【0030】

本発明によれば、2N個のシフトクロックの生成をより簡素化し、かつ各シフトレジスタへのシフトスタート信号を同位相の信号とすることができます。したがって、表示ドライバの構成及び制御の簡素化を図ることができる。

【0031】

また本発明に係る表示ドライバでは、前記シフトクロック割当回路は、前記所与の取込開始タイミング指示信号の変化タイミングと、前記階調データの取込開始タイミングとの間の所与の基準クロックのクロック数に応じて、前記2N個のシフトクロックを前記N本の第1のクロックライン及び前記N本の第2のクロックラインのいずれかに出力することができる。

【0032】

本発明によれば、取込開始タイミング指示信号から階調データの供給開始タイミングまでの期間が一定ではない各種コントローラから階調データが供給された場合でも、くし歯配線されたデータ線に対して3×Nマルチプレクス駆動を行つて正常に画像表示が可能な表示ドライバを提供することができる。

【0033】

また本発明に係る表示ドライバでは、前記シフトクロック割当回路は、前記所与の取込開始タイミング指示信号の変化タイミング直後の最初の前記所与の基準クロックの立ち上がり又は立ち下がりを0とした場合に、前記変化タイミングと前記取込開始タイミングとの間の前記所与の基準クロックのクロック数が偶数か奇数かに応じて、前記2N個のシフトクロックを前記N本の第1のクロックライン及び前記N本の第2のクロックラインのいずれかに出力することができる。

【0034】

本発明によれば、取込開始タイミング指示信号から階調データの供給開始タイミングまでの期間が一定ではない各種コントローラから階調データが供給された場合でも、くし歯配線されたデータ線に対して3マルチプレクス駆動を行つて正常に画像表示が可能な表示ドライバを提供することができる。

【0035】

また本発明に係る表示ドライバでは、前記複数のデータ線が伸びる前記第1の辺から前記第2の辺への方向と、前記第1又は第2のシフト方向とが同じ方向であってもよい。

【0036】

また本発明に係る表示ドライバでは、前記走査線が伸びる方向を長辺側とし、前記データ線が伸びる方向を短辺側とした場合に、前記電気光学装置の前記短辺

側に沿って配置されていてもよい。

【0037】

本発明によれば、データ線の数が多ければ多いほど、くし歯配線された電気光学装置の実装サイズの縮小化を図ることができる。

【0038】

また本発明は、複数の画素と、複数の走査線と、 $3N$ (N は自然数) 本のデータ線ごとにその両側から内側に向けて交互にくし歯状に配線された複数のデータ線と、各データ信号供給線が N 組の第1～第3の色成分用のデータ信号を多重化した多重化データを伝送する複数のデータ信号供給線と、各デマルチプレクサが前記 $3N$ 本のデータ線の各データ線に対して前記多重化データをデマルチプレクスして前記 N 組の第1～第3の色成分用のデータ信号のいずれかを出力する複数のデマルチプレクサと、前記複数のデータ信号供給線を駆動する上記いずれか記載の表示ドライバとを含む電気光学装置に関係する。

【0039】

また本発明は、複数の画素と、複数の走査線と、 $3N$ (N は自然数) 本のデータ線ごとにその両側から内側に向けて交互にくし歯状に配線された複数のデータ線と、各データ信号供給線が N 組の第1～第3の色成分用のデータ信号を多重化した多重化データを伝送する複数のデータ信号供給線と、各デマルチプレクサが前記 $3N$ 本のデータ線の各データ線に対して前記多重化データをデマルチプレクスして前記 N 組の第1～第3の色成分用のデータ信号のいずれかを出力する複数のデマルチプレクサとを含む表示パネルと、前記複数のデータ信号供給線を駆動する上記いずれか記載の表示ドライバとを含む電気光学装置に関係する。

【0040】

本発明によれば、階調データの供給タイミングに依存せず、くし歯配線されたデータ線に対して $3 \times N$ マルチプレクス駆動を行うことができる電気光学装置を提供することができる。

【0041】

【発明の実施の形態】

以下、本発明の好適な実施の形態について図面を用いて詳細に説明する。なお

、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成の全てが本発明の必須構成要件であるとは限らない。

【0042】

1. 電気光学装置

図1に、電気光学装置の構成の概要を示す。ここでは、電気光学装置として液晶装置を例に示す。液晶装置は、携帯電話機、携帯型情報機器（PDA等）、デジタルカメラ、プロジェクタ、携帯型オーディオプレーヤ、マスストレージデバイス、ビデオカメラ、電子手帳又はGPS（Global Positioning System）などの種々の電子機器に組み込むことができる。

【0043】

液晶装置10は、LCDパネル（広義には表示パネル）20、表示ドライバ（ソースドライバ）30、走査ドライバ（ゲートドライバ）40、42を含む。

【0044】

なお、液晶装置10にこれら全ての回路ブロックを含める必要はなく、その一部の回路ブロックを省略する構成にしてもよい。

【0045】

LCDパネル20は、複数の走査線（ゲート線）と、複数の走査線と交差する複数のデータ線（ソース線）と、各画素が複数の走査線のいずれかの走査線及び複数のデータ線のいずれかのデータ線により特定される複数の画素とを含む。1画素が例えばRGBの3つの色成分により構成される場合、RGB各1ドット計3ドットで1画素が構成される。ここで、ドットは各画素を構成する要素点と言うことができる。1画素に対応するデータ線は、1画素を構成する色成分数のデータ線と言うことができる。

【0046】

各画素は、薄膜トランジスタ（Thin Film Transistor：以下、TFTと略す）（スイッチング素子）と画素電極とを含む。データ線にはTFTが接続され、該TFTに画素電極が接続される。

【0047】

LCDパネル20は例えばガラス基板からなるパネル基板上に形成される。パネル基板には、図1のx方向に複数配列されそれぞれy方向に伸びる走査線と、y方向に複数配列されそれぞれx方向に伸びるデータ線とが配置されている。LCDパネル20では、複数のデータ線の各データ線がくし歯配線されている。図1では、LCDパネル20の第1の辺側と該第1の辺と対向する第2の辺側から駆動されるように、各データ線がくし歯配線されている。くし歯配線とは、所与の数のデータ線（1又は複数のデータ線）がその両側（LCDパネル20の第1及び第2の辺）から内側（内部）に向けて交互にくし歯状に行われた配線と言うことができる。

【0048】

図2に、画素の構成を模式的に示す。ここでは、1画素が1ドットで構成されているものとする。走査線 GL_m （ $1 \leq m \leq X$ 、 X 、 m は整数）とデータ線 DL_n （ $1 \leq n \leq Y$ 、 Y 、 n は整数）との交差点に対応する位置に画素 $PE_{m,n}$ が設けられている。画素 $PE_{m,n}$ は、 $TF_{Tm,n}$ と画素電極 $PE_{Lm,n}$ とを含む。

【0049】

$TF_{Tm,n}$ のゲート電極は走査線 GL_m に接続される。 $TF_{Tm,n}$ のソース電極はデータ線 DL_n に接続される。 $TF_{Tm,n}$ のドレイン電極は画素電極 $PE_{Lm,n}$ に接続される。画素電極と、該画素電極と液晶素子（広義には電気光学物質）を介して対向する対向電極 C_{OM} （コモン電極）との間には、液晶容量 $CL_{m,n}$ が形成されている。なお液晶容量 $CL_{m,n}$ と並列に、保持容量を形成するようにしても良い。画素電極と対向電極 C_{OM} との間の電圧に応じて、画素の透過率が変化するようになっている。対向電極 C_{OM} に供給される電圧 V_{COM} は、図示しない電源回路により生成される。

【0050】

走査線は、走査ドライバ40、42によって走査される。図1では、1つの走査線が、走査ドライバ40、42により同一タイミングで駆動される。

【0051】

データ線は、表示ドライバ30によって駆動される。データ線は、表示ドライバ30によってLCDパネル20の第1の辺側、又はLCDパネル20の第1の

辺と対向する第2の辺側から駆動される。LCDパネル20の第1及び第2の辺は、データ線の伸びる方向で対向していると言うことができる。

【0052】

このように、データ線がくし歯配線されたLCDパネル20では、選択された走査線に接続され隣り合う画素それぞれに対応して配置される各画素の色成分数のデータ線が互いに反対の方向から駆動されるようにくし歯配線されている。

【0053】

より具体的には、図2においてデータ線がくし歯配線されたLCDパネル20では、選択された走査線GLmに接続され隣り合う画素それぞれに対応してデータ線DLn、DL(n+1)が配置されている場合、データ線DLnはLCDパネル20の第1の辺側から表示ドライバ30により駆動され、データ線DL(n+1)はLCDパネル20の第2の辺側から表示ドライバ30により駆動される。

【0054】

なお1画素に対応してRGBの各色成分に対応するデータ線が配置されている場合も同様である。この場合には、選択された走査線GLmに接続され隣り合う画素それぞれに対応して3本の各色成分のデータ線(Rn, Gn, Bn)を1組とするデータ線DLnと、3本の各色成分のデータ線(R(n+1), G(n+1), B(n+1))を1組とするデータ線DL(n+1)が配置されているものとすると、データ線DLnはLCDパネル20の第1の辺側から表示ドライバ30により駆動され、データ線DL(n+1)はLCDパネル20の第2の辺側から表示ドライバ30により駆動される。

【0055】

表示ドライバ30は、一水平走査期間ごとに供給される一水平走査期間分の階調データに基づいてLCDパネル20のデータ線DL1～DLYを駆動する。より具体的には、表示ドライバ30は、階調データに基づいてデータ線DL1～DLYの少なくとも1つを駆動することができる。

【0056】

走査ドライバ40、42は、LCDパネル20の走査線GL1～GLXを走査

する。より具体的には、走査ドライバ40、42は、一垂直期間内に走査線G L 1～G L Xを順次選択し、選択した走査線を駆動する。

【0057】

表示ドライバ30及び走査ドライバ40、42は、図示しないコントローラによって制御される。コントローラは、中央処理装置（Central Processing Unit：CPU）等のホストにより設定された内容に従って、表示ドライバ30、走査ドライバ40、42及び電源回路に対して制御信号を出力する。より具体的には、コントローラは、表示ドライバ30及び走査ドライバ40、42に対しては、例えば動作モードの設定や内部で生成した水平同期信号や垂直同期信号を供給する。水平同期信号は、水平走査期間を規定する。垂直同期信号は、垂直走査期間を規定する。またコントローラは、電源回路に対しては、対向電極COMの電圧V COMの極性反転タイミングの制御を行う。

【0058】

電源回路は、外部から供給される基準電圧に基づいて、LCDパネル20の各種電圧や、対向電極COMの電圧V COMを生成する。

【0059】

なお図1において、液晶装置10にコントローラを含む構成にしてもよいし、コントローラを液晶装置10の外部に設けてもよい。或いは、コントローラと共にホスト（図示せず）を液晶装置10に含めるように構成してもよい。

【0060】

また走査ドライバ40、42、コントローラ及び電源回路のうち少なくとも1つを表示ドライバ30に内蔵させてもよい。

【0061】

また、表示ドライバ30、走査ドライバ40、42、コントローラ及び電源回路の一部又は全部をLCDパネル20上に形成してもよい。例えば、LCDパネル20上に、表示ドライバ30及び走査ドライバ40、42を形成してもよい。この場合、LCDパネル20は電気光学装置とも言うことができ、LCDパネル20は、複数のデータ線と、複数の走査線と、各画素が複数のデータ線のいずれかと複数の走査線のいずれかとにより特定される複数の画素と、複数のデータ線

を駆動する表示ドライバとを含むように構成することができる。またLCDパネル20に、複数の走査線を走査する走査ドライバを含めてもよい。LCDパネル20の画素形成領域に、複数の画素が形成される。

【0062】

次に、くし歯配線されたLCDパネルの利点について述べる。

【0063】

図3に、くし歯配線されないLCDパネルを含む電気光学装置の構成を模式的に示す。図3における電気光学装置80は、くし歯配線されないLCDパネル90を含む。LCDパネル90では、第1の辺側から各データ線が表示ドライバ92によって駆動される。したがって、表示ドライバ92の各データ出力部とLCDパネル90の各データ線とを接続するための配線領域が必要となる。データ線の数が多くなりLCDパネル90の第1及び第2の辺の長さが長くなると、各配線を折り曲げる必要が生じ、配線領域の幅W0が必要となる。

【0064】

これに対して、図1に示す電気光学装置10では、LCDパネル20の第1及び第2の辺側で、幅W0より小さい幅W1、W2が必要となるだけである。

【0065】

電子機器への搭載を考慮すると、LCDパネル（電気光学装置）の長辺方向の長さが多少長くなるより、LCDパネルの短辺方向の長さが長くなってしまう方が不都合である。その理由の1つに、電子機器の表示部の額縁が広くなる等、デザイン面で望ましくない点が挙げられる。

【0066】

図3ではLCDパネルの短辺方向の長さが長くなっているのに対して、図1ではLCDパネルの長辺方向の長さが長くなり、第1及び第2の辺側の配線領域の幅もほぼ等しく狭くすることができるという利点がある。また図1では、図3における非配線領域の面積を小さくすることができ、実装サイズを小さくすることも可能である。

【0067】

このようなくし歯配線されたLCDパネルを、LTPSにより形成することで

、更なる小型化と画質の向上とを図ることが可能となる。

【0068】

図4に、 $3 \times N$ マルチプレクスク駆動用のくし歯配線されたLCDパネルを含む電気光学装置の構成の概要を示す。電気光学装置100は、LCDパネル110と、LCDパネル110のデータ線（データ信号供給線）を駆動する表示ドライバ200とを含む。

【0069】

LCDパネル110は例えばガラス基板からなるパネル基板上に形成される。パネル基板には、図4のx方向に複数配列されそれぞれy方向に伸びる走査線GL1～GLXと、y方向に複数配列されそれぞれx方向に伸びるR（第1の色成分）、G（第2の色成分）、B（第3の色成分）用のデータ線（例えば（R1-1, G1-1, B1-1））を1組とする複数のデータ線とが配置されている。

【0070】

LCDパネル110において、走査線と、データ線との交差位置に対応して、図2に示すような1ドットの色成分用画素が形成される。

【0071】

LCDパネル110では、複数のデータ線がくし歯配線されている。図4では、LCDパネル110の第1の辺側と該第1の辺と対向する第2の辺側から駆動されるように、データ線がくし歯配線されている。図4においては、RGB用（第1～第3の色成分用）の第1～第3の色成分用のデータ線を1組とするN組のRGB用のデータ線（ $3N$ 本のデータ線）（例えば（R1-1, G1-1, B1-1）～（R1-N, G1-N, B1-N））ごとに、その両側から内側に向けて交互にくし歯状に配線されている。

【0072】

LCDパネル110は、各データ信号供給線がN組の第1～第3の色成分用のデータ信号を多重化した多重化データを伝送する複数のデータ信号供給線を含む。そして、LCDパネル110は、 $3N$ 本のデータ線に対応してデマルチプレクサDMUX1～DMUXYを含む。

【0073】

デマルチプレクサDMUX_k（ $1 \leq k \leq Y$ 、 k は整数）は、上記した3N本のデータ線の各データ線に対して多重化データをデマルチプレクスしてN組の第1～第3の色成分用のデータ信号のいずれかを出力する。そのため、デマルチプレクサDMUX_kは、各デマルチプレクス用スイッチ素子が一端がデータ信号供給線DL_kに接続され、他端が第i（ $1 \leq i \leq 3 \times N$ 、 i は整数）のデータ線に接続され、第1-k～第3N-kのデマルチプレクス制御信号に基づいてスイッチ制御される第1-k～第3N-kのデマルチプレクス用スイッチ素子を含む。

【0074】

走査線GL1～GLXは、走査ドライバ112、114によって走査される。図4では、1つの走査線が、走査ドライバ112、114により同一タイミングで駆動される。

【0075】

データ信号供給線DL1～DLYは、表示ドライバ200によって駆動される。各データ信号供給線は、表示ドライバ200によってLCDパネル110の第1の辺側、又はLCDパネル20の第1の辺と対向する第2の辺側から駆動される。

【0076】

デマルチプレクサDMUX_kは、3Nドット分のデータ信号が多重化されてデータ信号供給線DL_kに供給されたデータ信号を、第1～第3Nのマルチプレクス制御信号に基づくスイッチ制御により、第1～第3Nのデータ線それぞれに（又は3N本のデータ線のいずれかに）切り替えて出力する。

【0077】

図5に、3マルチプレクス駆動用のくし歯配線されたLCDパネルを含む電気光学装置の構成の概要を示す。すなわち、図5は、図4における電気光学装置においてNが「1」の場合に相当する。図5における電気光学装置100が、図4における電気光学装置と同一部分には同一符号を付し、説明を省略する。

【0078】

図6に、図5におけるLCDパネル110に形成される画素の構成を模式的に示す。1画素を構成するR用画素、G用画素、B用画素は、走査線と第1～第3

のデータ線との交差位置に形成される。図6では、走査線G L mと、R成分用のデータ線R k - 1との交差位置に、R用画素P E R m k - 1が形成される。また走査線G L mと、G成分用のデータ線G k - 1との交差位置に、G用画素P E G m k - 1が形成される。更に走査線G L mと、B成分用のデータ線B k - 1との交差位置に、B用画素P E B m k - 1が形成される。

【0079】

R用画素、G用画素、B用画素の色成分用画素P E R m k - 1、P E G m k - 1、P E B m k - 1の構成は、図2と同様のため説明を省略する。

【0080】

図7（A）に、3マルチプレクス駆動用のLCDパネルのデマルチプレクサDMUX kの構成の概要を示す。図7（B）に、デマルチプレクサDMUX kの動作例のタイミング図を示す。

【0081】

デマルチプレクサDMUX kは、図7（A）に示すように第1～第3（N = 1）のデマルチプレクス用スイッチ素子DSW 1 - 1～DSW 3 - 1を含む。第1のデマルチプレクス用スイッチ素子DSW 1 - 1の一端にはデータ信号供給線DL kが接続され、他端には第1の色成分用のデータ線R k - 1（第1のデータ線）が接続される。第2のデマルチプレクス用スイッチ素子DSW 2 - 1の一端にはデータ信号供給線DL kが接続され、他端には第2の色成分用のデータ線G k - 1（第2のデータ線）が接続される。第3のデマルチプレクス用スイッチ素子DSW 3 - 1の一端にはデータ信号供給線DL kが接続され、他端には第3の色成分用のデータ線B k - 1（第3のデータ線）が接続される。

【0082】

第1～第3のデマルチプレクス用スイッチ素子DSW 1 - 1～DSW 3 - 1は、第1～第3（N = 1）のデマルチプレクス制御信号c 1 - 1～c 3 - 1に基づいてスイッチ制御される。より具体的には、第1～第3のデマルチプレクス用スイッチ素子DSW 1 - 1～DSW 3 - 1のいずれか1つが、第1～第3（N = 1）のデマルチプレクス制御信号によりオン状態となるようにスイッチ制御される。このような第1～第3（N = 1）のデマルチプレクス制御信号c 1 - 1～c 3

-1は、ホスト又は表示ドライバによって供給される。

【0083】

こうして、図7（B）に示すように、一水平走査期間において、第1～第3（ $N=1$ ）の色成分用のデータ信号が多重化されているデータ信号供給線 $D L_k$ 上のデータ信号を分離して、それぞれ第1～第3の色成分用の各データ線に出力させることができる。

【0084】

なお第1～第3のデマルチプレクス制御信号 $c_1-1 \sim c_3-1$ は、図5に示すLCDパネル110のDMUX1～DMUXYに共通して入力される。

【0085】

図8に、6マルチプレクス駆動用のくし歯配線されたLCDパネルを含む電気光学装置の構成の概要を示す。すなわち、図8は、図4における電気光学装置においてNが「2」の場合に相当する。図8における電気光学装置100が、図4における電気光学装置と同一部分には同一符号を付し、説明を省略する。

【0086】

図8におけるLCDパネル110においても、図6と同様に、1画素を構成するR用画素、G用画素、B用画素が、走査線と第1～第6（=3×2）のデータ線との交差位置に形成される。

【0087】

図9（A）に、6マルチプレクス駆動用のLCDパネルのデマルチプレクサ $DMUX_k$ の構成の概要を示す。図9（B）に、デマルチプレクサ $DMUX_k$ の動作例のタイミング図を示す。

【0088】

デマルチプレクサ $DMUX_k$ は、図9（A）に示すように第1～第6（ $N=2$ ）のデマルチプレクス用スイッチ素子 $DSW1-1 \sim DSW3-1$ 、 $DSW1-2 \sim DSW3-2$ を含む。

【0089】

第1のデマルチプレクス用スイッチ素子 $DSW1-1$ の一端にはデータ信号供給線 DL_k が接続され、他端には第1の色成分用のデータ線 R_k-1 （第1のデ

ータ線) が接続される。第2のデマルチプレクス用スイッチ素子D S W 2 - 1の一端にはデータ信号供給線D L k が接続され、他端には第2の色成分用のデータ線G k - 1 (第2のデータ線) が接続される。第3のデマルチプレクス用スイッチ素子D S W 3 - 1の一端にはデータ信号供給線D L k が接続され、他端には第3の色成分用のデータ線B k - 1 (第3のデータ線) が接続される。

【0090】

第4のデマルチプレクス用スイッチ素子D S W 1 - 2の一端にはデータ信号供給線D L k が接続され、他端には第1の色成分用のデータ線R k - 2 (第4のデータ線) が接続される。第5のデマルチプレクス用スイッチ素子D S W 2 - 2の一端にはデータ信号供給線D L k が接続され、他端には第2の色成分用のデータ線G k - 2 (第5のデータ線) が接続される。第6のデマルチプレクス用スイッチ素子D S W 3 - 2の一端にはデータ信号供給線D L k が接続され、他端には第3の色成分用のデータ線B k - 2 (第6のデータ線) が接続される。

【0091】

第1～第6のデマルチプレクス用スイッチ素子D S W 1 - 1～D S W 3 - 1、D S W 1 - 2～D S W 3 - 2は、第1～第6 (N = 2) のデマルチプレクス制御信号c 1 - 1～c 3 - 1、c 1 - 2～c 3 - 2に基づいてスイッチ制御される。より具体的には、第1～第6のデマルチプレクス用スイッチ素子D S W 1 - 1～D S W 3 - 1、D S W 1 - 2～D S W 3 - 2のいずれか1つが、第1～第6のデマルチプレクス制御信号によりオン状態となるようにスイッチ制御される。

【0092】

こうして、図9 (B) に示すように、一水平走査期間において、データ信号が多重化されているデータ信号供給線D L k 上のデータ信号を分離して、それぞれ各色成分用のデータ線に出力させることができる。

【0093】

なお第1～第6のデマルチプレクス制御信号c 1 - 1～c 3 - 1、c 1 - 2～c 3 - 2は、図8に示すLCDパネル110のDMUX1～DMUXYに共通して入力される。

【0094】

このような $3 \times N$ マルチプレクス駆動を行う表示ドライバ200の各データ出力部の並ぶ順序が、LCDパネル110のデータ線の並ぶ順序に対応している場合、図4、図5及び図8に示すようにLCDパネル110の短辺側に沿って表示ドライバ200を配置することによって、第1及び第2の辺側から各データ出力部と各データ信号供給線とを接続する配線を配置することができ、配線の簡素化と、配線領域の縮小化とを図ることができる。

【0095】

しかしながら、LCDパネル110を駆動する場合、汎用のコントローラによりLCDパネル110のデータ線の並ぶ順序に対応して出力された階調データを受け取る表示ドライバ200では、受け取った階調データの順序を変更する必要が生ずる。そして、その変更方法は、マルチプレクスされる数に依存する。

【0096】

図10に、表示ドライバ200の各データ出力部から出力すべきデータ信号の並びを説明する図を示す。

【0097】

ここで、LCDパネルが、データ信号供給線DL1～DL320を有しているものとする。更に、表示ドライバ200がデータ出力部OUT1～OUT320を有し、各データ出力部が第1の辺から第2の辺への方向に並んでいるものとする。各データ出力部は、LCDパネル110の各データ信号供給線に対応している。

【0098】

汎用のコントローラは、図11に示すように基準クロックCPUに同期して、データ信号供給線DL1～DL320にそれぞれ対応する階調データD1～D320を表示ドライバ200に対して供給する。

【0099】

表示ドライバ200が図3に示すようなくし歯配線されていないLCDパネルを駆動する場合、データ出力部OUT1はデータ信号供給線DL1、データ出力部OUT2はデータ信号供給線DL2、・・・、データ出力部OUT320はデータ信号供給線DL320に接続されるため、問題なく表示することができる。

この場合、汎用のコントローラによりLCDパネルのデータ線の並ぶ順序に対応して階調データが供給される表示ドライバ200は、供給された階調データを順次取り込んで、データ出力部OUT1から階調データD1に対応するデータ信号、データ出力部OUT2から階調データD2に対応するデータ信号、・・・を出力すればよい。

【0100】

しかし、表示ドライバ200が図5に示すようなくし歯配線されたLCDパネルを駆動する場合、データ出力部OUT1はデータ信号供給線DL1、データ出力部OUT2はデータ信号供給線DL3、・・・、データ出力部OUT319はデータ信号供給線DL4、データ出力部OUT320はデータ信号供給線DL2に接続される。したがって、表示ドライバ200が3マルチプレクス駆動を行う場合、図11に示すように、階調データの順序を変更するスクランブル処理を行う必要が生ずる。

【0101】

また、表示ドライバ200が図8に示すようなくし歯配線されたLCDパネルを駆動する場合、データ出力部とデータ信号供給線との接続関係は図5と同じであるが、各データ信号供給線に出力すべきデータ信号に対応した階調データが異なる。

【0102】

すなわち、図10に示すように、3マルチプレクス駆動では、データ出力部OUT1からは階調データD1に対応したデータ信号、データ出力部OUT2からは階調データD3に対応したデータ信号、・・・、データ出力部OUT319からは階調データD4に対応したデータ信号、データ出力部OUT320からは階調データD2に対応したデータ信号を出力する必要がある。ところが、6マルチプレクス駆動では、データ出力部OUT1からは階調データD1、D2に対応したデータ信号、データ出力部OUT2からは階調データD5、D6に対応したデータ信号、・・・、データ出力部OUT319からは階調データD7、D8に対応したデータ信号、データ出力部OUT320からは階調データD3、D4に対応したデータ信号を出力する必要がある。

【0103】

本実施形態における表示ドライバ200は、以下に述べる構成により、汎用のコントローラから順次供給される階調データを適宜並べ替えて取り込み、くし歯配線されたLCDパネルに対して $3 \times N$ マルチプレクス駆動を行うことができる。

【0104】

3. 表示ドライバ

図12に、表示ドライバ200の構成の概要を示す。表示ドライバ200は、データラッチ300、DAC (Digital-to-Analog Converter) (広義には電圧選択回路) 500、データ信号供給線駆動回路600を含む。

【0105】

データラッチ300は、一水平走査周期で階調データを取り込む。データラッチ300は、取り込んだ階調データを、N画素分の階調データを多重化した多重化データ出力する。

【0106】

DAC500は、各基準電圧が多重化された各階調データに対応した複数の基準電圧の中から、データ線ごとに多重化データの各階調データに対応する駆動電圧（階調電圧。広義にはデータ信号）を出力する。より具体的には、DAC500は、多重化データの各階調データをデコードし、デコード結果に基づいて複数の基準電圧のいずれかを選択する。DAC500において選択された基準電圧は、駆動電圧としてデータ信号供給線駆動回路600に出力される。

【0107】

データ信号供給線駆動回路600は、320個のデータ出力部OUT1～OUT320を有する。データ信号供給線駆動回路600は、データ出力部OUT1～OUT320を介して、DAC500からの駆動電圧に基づいてデータ信号供給線DL1～DLNを駆動する。データ信号供給線駆動回路600では、各データ出力部OUTが多重化データの階調データ（ラッチデータ）に基づいて各データ信号供給線を駆動する複数のデータ出力部（OUT1～OUT320）が、複数のデータ線の各データ線が並ぶ順序に対応して配置される。ここでは、データ

信号供給線駆動回路600は、320個のデータ出力部OUT1～OUT320を有するものとしたが、その数に限定されるものではない。

【0108】

図13に、表示ドライバ200の1出力当たりの構成の概要を示す。表示ドライバ200が、 $3 \times N$ マルチプレクス駆動を行うものとする。

【0109】

データラッチ300-1は、LCDパネルのデータ線が並ぶ順序に対応して階調データが供給される階調バス上のN画素分の階調データを取り込む。例えば1画素がRGBの各色成分画素から構成される場合、 $3 \times N$ ドット分の階調データを取り込む。データラッチ300-1は、取り込んだN画素分の階調データを多重化した多重化データMD1を生成する。

【0110】

多重化データMD1は、DAC500-1に出力される。DAC500-1では、多重化データMD1に対応した駆動電圧GV1を生成する。より具体的には、DAC500-1は、多重化データMD1における各ドットに対応する階調データに対応した駆動電圧GV1を生成する。

【0111】

データ信号供給線駆動回路600-1（データ出力部OUT1）は、DAC500-1からの駆動電圧GV1に基づいて、該データ出力部OUT1に接続されたデータ信号供給線DL1にデータ信号を出力する。

【0112】

図14に、図12におけるデータラッチ300の構成の概要を示す。

【0113】

データラッチ300は、階調バス310と、N重化された第1のクロックライン320-1～320-N、N重化された第2のクロックライン330-1～330-N、N重化された第1のデータラッチ340-1～340-N、N重化された第2のデータラッチ350-1～350-N、N重化された第1のシフトレジスタ360-1～360-N、N重化された第2のシフトレジスタ370-1～370-N、ラインラッチ372、マルチプレクサ380を含む。

【0114】

このようにデータラッチ300において、第1及び第2のクロックライン、第1及び第2のシフトレジスタ、第1及び第2のデータラッチはN重化されおり、第1～第Nのグループにグループ化される。そして、第1～第Nのグループは、階調バス310を共用する。

【0115】

階調バス310には、LCDパネルの複数のデータ線（又はデータ信号供給線DL1～DLN）が並ぶ順序に対応して階調データが供給される。

【0116】

N本の第1のクロックライン320-1～320-Nの各クロックラインは、第1～第Nのグループのいずれかに属する。N本の第1のクロックライン320-1～320-Nの各クロックラインには、第1～第2Nのシフトクロック（2N個のシフトクロック）のいずれかが供給される。

【0117】

N本の第2のクロックライン330-1～330-Nの各クロックラインは、第1～第Nのグループのいずれかに属する。N本の第2のクロックライン330-1～330-Nの各クロックラインには、第1～第2Nのシフトクロック（2N個のシフトクロック）のいずれかが供給される。

【0118】

第1～第2Nのシフトクロックは、基準クロックCPHに基づいて生成される。R用、G用及びB用の階調データは、基準クロックCPHに同期して階調バス310に供給される。

【0119】

N個の第1のシフトレジスタ360-1～360-Nのそれぞれは、第1～第Nのグループのいずれかに属する。N個の第1のシフトレジスタ360-1～360-Nのそれぞれは、複数のフリップフロップを有し、シフトクロックに基づいてシフトスタート信号を第1のシフト方向にシフトして各フリップフロップからシフト出力を出力する。

【0120】

第 j ($1 \leq j \leq N$ 、 j は整数) のグループに属する第 1 のシフトレジスタ $360-j$ は、第 j のグループに属する第 1 のクロックライン $320-j$ 上のシフトクロックに基づいて、シフトスタート信号 $S T 1-j$ を第 1 のシフト方向にシフトして、各フリップフロップからシフト出力を出力する。第 1 のシフト方向は、LCD パネル 110 の第 1 の辺から第 2 の辺への方向とすることができる。第 j のグループに属する第 1 のシフトレジスタ $360-j$ のシフト出力 $S F O 1-j$ ~ $S F O 160-j$ は、第 j のグループに属する第 1 のデータラッチ $340-j$ に対して出力される。

【0121】

図 15 に、第 j のグループに属する第 1 のシフトレジスタ $360-j$ の構成例を示す。第 j のグループに属する第 1 のシフトレジスタ $360-j$ では、D フリップフロップ（以下、 DFF と略す） $1-j \sim 160-j$ が直列に接続され、第 1 のシフト方向にシフトするように構成される。 DFF_f ($1 \leq f \leq 159$ 、f は自然数) の Q 端子が、次段の $DFF_{(f+1)}$ の D 端子に接続される。各 DFF は、C 端子への入力信号の立ち上がりで D 端子への入力信号を取り込んで保持し、保持した信号を Q 端子からシフト出力 SFO として出力する。図 15 では、第 j のグループに属する第 1 のクロックライン $320-j$ に、第 1 ~ 第 2 N のシフトクロックのいずれか 1 つのシフトクロック $CLK 1-j$ が供給されている。

【0122】

図 14において、N 個の第 2 のシフトレジスタ $370-1 \sim 370-N$ のそれぞれは、第 1 ~ 第 N のグループのいずれかに属する。N 個の第 2 のシフトレジスタ $370-1 \sim 370-N$ のそれぞれは、複数のフリップフロップを有し、シフトクロックに基づいてシフトスタート信号を第 2 のシフト方向にシフトして各フリップフロップからシフト出力を出力する。

【0123】

第 j のグループに属する第 2 のシフトレジスタ $370-j$ は、第 j のグループに属する第 2 のクロックライン $330-j$ 上のシフトクロックに基づいて、シフトスタート信号 $S T 2-j$ を第 2 のシフト方向にシフトして、各フリップフロップからシフト出力を出力する。第 2 のシフト方向は、第 1 のシフト方向と反対の

方向である。第2のシフト方向は、LCDパネル110の第2の辺から第1の辺への方向とすることができます。第jのグループに属する第2のシフトレジスタ $370-j$ のシフト出力SFO $161-j \sim 320-j$ は、第jのグループに属する第2のデータラッチ $350-j$ に対して出力される。

【0124】

図16に、第jのグループに属する第2のシフトレジスタ $370-j$ の構成例を示す。第jのグループに属する第2のシフトレジスタ $370-j$ では、DFF $320-j \sim 161-j$ が直列に接続され、第2のシフト方向にシフトするよう構成される。DFF g ($162 \leq g \leq 320$ 、gは自然数)のQ端子が、次段のDFF $(g-1)$ のD端子に接続される。各DFFは、C端子への入力信号の立ち上がりでD端子への入力信号を取り込んで保持し、保持した信号をQ端子からシフト出力SFOとして出力する。

【0125】

図14において、N個の第1のデータラッチ $340-1 \sim 340-N$ のそれぞれは第1～第Nのグループのいずれかに属する。N個の第1のデータラッチ $340-1 \sim 340-N$ のそれぞれは、N個の第1のシフトレジスタ $360-1 \sim 360-N$ のそれぞれのシフト出力に基づいて階調バス310上の階調データを保持する。

【0126】

第jのグループに属する第1のデータラッチ $340-j$ は、各フリップフロップがデータ出力部OUT $1 \sim OUT160$ の各データ出力部に対応した複数のフリップフロップ(FF) $1-j \sim 160-j$ (図示せず)を有する。FF $h-j$ ($1 \leq h \leq 160$ 、hは整数)は、第jのグループに属する第1のシフトレジスタ $360-j$ のシフト出力SFO $h-j$ に基づいて階調バス310上の階調データを保持する。第jのグループに属する第1のデータラッチ $340-j$ のフリップフロップに保持された階調データは、ラッチデータLAT $1-j \sim LAT160-j$ としてラインラッチ372に出力される。

【0127】

N個の第1のデータラッチ $350-1 \sim 350-N$ のそれぞれは第1～第Nの

グループのいずれかに属する。N個の第2のデータラッチ350-1～350-Nのそれぞれは、N個の第2のシフトレジスタ370-1～370-Nのそれぞれのシフト出力に基づいて階調バス310上の階調データを保持する。

【0128】

第jのグループに属する第2のデータラッチ350-jは、各フリップフロップがデータ出力部OUT161～OUT320の各データ出力部に対応した複数のFF161-j～320-j（図示せず）を有する。FFh-j（161≤h≤320）は、第jのグループに属する第2のシフトレジスタ370-jのシフト出力SFOh-jに基づいて階調バス310上の階調データを保持する。第jのグループに属する第2のデータラッチ350-jのフリップフロップに保持された階調データは、ラッチデータLAT161-j～LAT320-jとしてラインラッチ372に出力される。

【0129】

なお図14では、N個の第1のデータラッチ340-1～340-NとN個の第2のデータラッチ350-1～350-Nとに保持された階調データを一旦ラインラッチ372でラッチするように構成されているが、これに限定されるものではない。N個の第1のデータラッチ340-1～340-NとN個の第2のデータラッチ350-1～350-Nとに保持された階調データを、マルチプレクサ380に直接出力するように構成してもよい。ただし、ラインラッチ372を介在させることによって、先行する階調データを書き換えることがなく、連続して階調データを取り込むことができる。また、階調データを安定させてから駆動させることができるので、画質の劣化を回避することも可能となる。

【0130】

また図14では、ラインラッチ372を各グループで共用しているが、これに限定されるものではない。例えば、各ラインラッチが第1～第Nのグループのいずれかに属し各グループの第1又は第2のデータラッチに保持された階調データをラッチする2N組のラインラッチ群として、ラインラッチ372を考えることもできる。

【0131】

ラインラッチ372にラッチされた階調データは、マルチプレクサ380において多重化される。より具体的には、マルチプレクサ380は、各グループの第1のデータラッチに保持された階調データ（N組のRGB用の階調データ）を多重化した第1の多重化データMD1～MD160と、各グループの第2のデータラッチに保持された階調データ（N組のRGB用の階調データ）を多重化した第2の多重化データMD161～MD320とを生成する。更に具体的には、マルチプレクサ380は、N個の第1のデータラッチのフリップフロップFFf-1（ $1 \leq f \leq 160$ 、fは整数）～FFf-Nに保持された階調データLATf-1～LATf-Nを多重化した第1の多重化データMDfと、N個の第2のデータラッチのフリップフロップFFg-1（ $161 \leq g \leq 320$ 、gは整数）～FFg-Nに保持された階調データLATg-1～LATg-Nを多重化した第2の多重化データMDgとを生成する。

【0132】

第1の多重化データMD1～MD160は、N個の第1のデータラッチのFF1-1～FF160-Nに保持された階調データを、例えば図9（B）に示したような時分割タイミングで多重化することで生成される。

【0133】

第2の多重化データMD161～MD320は、N個の第2のデータラッチのFF161-1～FF320-Nに保持された階調データを、例えば図9（B）に示したような時分割タイミングで多重化することで生成される。

【0134】

図17に、第1～第2Nのシフトクロックを生成する回路ブロックの構成の概要を示す。この回路ブロックは、データラッチ300に含めることができる。

【0135】

シフトクロック生成回路382は、基準クロックに基づいて第1～第2Nのシフトクロックを生成する。

【0136】

取込開始タイミング設定レジスタ384は、ホスト等により設定可能なレジスタであって、取込開始タイミング指示信号EIOを基準に、階調データの取込開

始タイミングまでの期間を設定するためのレジスタである。取込開始タイミング指示信号 E I O は、コントローラから、階調データの取込開始タイミングを指示するために入力される。階調データは、該コントローラが取込開始タイミング指示信号 E I O を変化させた後に、該コントローラから供給される。取込開始タイミング指示信号 E I O を基準に、階調データの取込開始タイミングまでの期間は、コントローラが表示ドライバ 200 に該階調データを供給するタイミングで決まる。そして、コントローラの種類によって、取込開始タイミング指示信号 E I O を基準に、表示ドライバ 200 に該階調データを供給するタイミングが依存してしまう。ユーザは、このようにコントローラによって依存するタイミングを吸収するため、取込開始タイミング設定レジスタ 384 を用いることができる。

【0137】

取込開始タイミング設定レジスタ 384 には、ホスト等により設定可能なレジスタであって、取込開始タイミング指示信号 E I O の変化タイミング（立ち上がり又は立ち下がり）と、階調データの取込開始タイミングとの間の基準クロック C P H のクロック数が設定される。

【0138】

シフトクロック割当回路 386 は、取込開始タイミング設定レジスタ 384 の設定内容に応じて、シフトクロック生成回路 382 によって生成された第 1～第 2 N のシフトクロックの各シフトクロックを、第 1～第 N のグループに属する第 1 及び第 2 のクロックライン 320-1～320-N、330-1～330-N のいずれかに割り当てて出力する。より具体的には、シフトクロック割当回路 386 は、取込開始タイミング指示信号 E I O の変化タイミングと、階調データの取込開始タイミングとの間の基準クロック C P H のクロック数に応じて、第 1～第 2 N のシフトクロック（2 N 個のシフトクロック）の各シフトクロックを、第 1～第 N のグループに属する第 1 及び第 2 のクロックライン 320-1～320-N、330-1～330-N のいずれかに割り当てて出力する。

【0139】

シフトスタート信号生成回路 388 は、取込開始タイミング設定レジスタ 384 の設定内容に基づいてシフトスタート信号 S T を生成する。より具体的には、

シフトスタート信号生成回路388は、取込開始タイミング設定レジスタ384の設定内容に応じて、シフトスタート信号STの変化タイミング（立ち上がりエッジ又は立ち下がりエッジ）を変化させる。こうすることで、階調データの供給タイミングが一定ではない各種のコントローラからの階調データを取り込むことができるようになる。

【0140】

このシフトスタート信号STは、第1～第Nのグループに属する第1及び第2のシフトレジスタ360-1～360-N、370-1～370-Nへのシフトスタート信号ST1-1～ST1-N、ST2-1～ST2-Nとなる。なおシフトスタート信号STは、第1～第Nのグループに属する第1及び第2のシフトレジスタ360-1～360-N、370-1～370-Nに対してそれぞれ別個に生成される信号であってもよいし、共通に入力される同位相の信号であってもよい。

【0141】

ここでは、くし歯配線されたLCDパネルを駆動する表示ドライバに、取込開始タイミング設定レジスタ384と、シフトスタート信号生成回路388とを含めているが、くし歯配線されないLCDパネルを駆動する表示ドライバに含めるようにしてもよい。

【0142】

この場合、表示ドライバは、LCDパネルのデータ線、若しくはデータ信号供給線を駆動する。そして、該表示ドライバは、階調データが供給される階調バスと、所与の取込開始タイミング指示信号を基準に、階調データの取込開始タイミングまでの期間を設定するための取込開始タイミング設定レジスタと、取込開始タイミング設定レジスタの設定内容に基づいてシフトスタート信号を生成するシフトスタート信号生成回路とを含む。更に表示ドライバは、複数のフリップフロップを有し、所与のシフトクロックに基づいてシフトスタート信号をシフトして各フリップフロップからシフト出力を出力するシフトレジスタと、各フリップフロップがシフトレジスタのシフト出力に基づいて階調データを保持する複数のフリップフロップを有するデータラッチとを含む。そして表示ドライバでは、図1

2のデータ信号供給線駆動回路に代えて設けられたデータ線駆動回路により、データラッチに保持された階調データに対応したデータ信号を複数のデータ線に出力することができる。

【0143】

図18に、シフトクロック生成回路382の構成の概要を示す。シフトクロック生成回路382は、基準シフトクロック生成回路392と、2N相クロック生成回路394とを含む。

【0144】

基準シフトクロック生成回路392は、基準クロックCPHに基づき、基準シフトクロックCLK1-0、CLK2-0を生成する。2N相クロック生成回路394は、基準シフトクロックCLK1-0、CLK2-0に基づき、第1～第2NのシフトクロックCLK1～CLK2Nを生成する。第1～第2NのシフトクロックCLK1～CLK2N（2N個のシフトクロック）は、互いに異なる位相を有する期間を含む。

【0145】

ここで2つのクロックの位相が異なるとは、時間軸上のずれ量をなくすことと該2つのクロックの波形がほぼ同じになる関係ということができる。また一方のクロックの波形が $f(t)$ 、他方のクロックの波形が $f(t + \Delta t)$ で表されるとき、両クロックの位相が互いに異なるということができる。

【0146】

こうすることで、第1～第2NのシフトクロックCLK1～CLK2Nを簡素な構成で生成することができるようになる。

【0147】

また基準シフトクロック生成回路392において、以下に述べるようにして基準シフトクロックCLK1-0、CLK2-0により第1～第2NのシフトクロックCLK1～CLK2Nを生成することによって、第1～第Nのグループのシフトスタート信号ST1-1～ST1-j、ST2-1～ST2-jを同位相の信号とことができ、構成及び制御の簡素化を図ることができる。

【0148】

図19に、基準シフトクロック生成回路392による基準シフトクロックCLK1-0、CLK2-0の生成タイミングの一例を示す。ここで内部EIO信号は、コントローラから表示ドライバ200に対して入力された取込開始タイミング指示信号EIOを表示ドライバ200の内部に取り込んだ信号である。シフトスタート信号ST1-1～ST1-N、ST2-1～ST2-Nを同位相の信号とするためには、各グループの第1及び第2のシフトレジスタの初段でシフトスタート信号をそれぞれ取り込む必要がある。

【0149】

そこで基準シフトクロック生成回路392は、初段取込期間とデータ取込期間（シフト動作期間）とを規定するクロック選択信号CLK_SELECTを生成する。

【0150】

初段取込期間は、N個の第1のシフトレジスタ360-1～360-Nにシフトスタート信号ST1-1～ST1-Nを取り込む期間、又はN個の第2のシフトレジスタ370-1～370-Nにシフトスタート信号ST2-1～ST2-Nを取り込む期間と言うことができる。データ取込期間は、初段取込期間経過後において、該初段取込期間において取り込まれた各シフトスタート信号がシフトされる期間言うことができる。

【0151】

そしてクロック選択信号CLK_SELECTを用いて、基準シフトクロックCLK1-0、CLK2-0がそれぞれシフトスタート信号を取り込むためのエッジを持たせる。

【0152】

そのため、初段取込期間において、基準クロックCPHのパルスP1を生成する。また基準クロックCPHを分周して分周クロックCPH2を生成する。分周クロックCPH2は、基準シフトクロックCLK2-0となる。更に分周クロックCPH2の位相を反転させて、反転分周クロックXCPH2を生成する。

【0153】

そして、クロック選択信号CLK_SELECTにより、初段取込期間では基

準クロック C P H のパルス P 1 を選択出力し、データ取込期間では反転分周クロック X C P H 2 を選択出力することで、基準シフトクロック C L K 1 - 0 が生成される。

【0154】

図20に、基準シフトクロック生成回路392の具体的な構成例である回路図を示す。

【0155】

図21に、図20における基準シフトクロック生成回路392の動作タイミングの一例を示す。

【0156】

図20及び図21では、基準クロック C P H を用いてクロック C L K_A、C L K_B を生成し、クロック選択信号 C L K_S E L E C T により選択出力される。基準シフトクロック C L K 2 - 0 は、クロック C L K_B を反転した信号である。基準シフトクロック C L K 1 - 0 は、クロック選択信号 C L K_S E L E C T が「L」の初段取込期間においてクロック C L K_A を選択出力し、クロック選択信号 C L K_S E L E C T が「H」のデータ取込期間においてクロック C L K_B を選択出力した信号である。

【0157】

このようにして生成された基準シフトクロック C L K 1 - 0、C L K 2 - 0 を用いて、2N相クロック生成回路394は、第1～第2Nのシフトクロック C L K 1～C L K 2 N を生成する。

【0158】

図22に、2N相クロック生成回路394における第1～第2Nのシフトクロック C L K 1～C L K 2 N の生成例を示す。2N相クロック生成回路394は、基準シフトクロック C L K 1 - 0、C L K 2 - 0 に基づき、互いに異なる位相を含む期間を有する第1～第2Nのシフトクロック C L K 1～C L K 2 N を生成する。より具体的には、上述したように各シフトレジスタの初段におけるシフトスタート信号を同位相とするために、第1～第2Nのシフトクロック C L K 1～C L K 2 N は、N個の第1のシフトレジスタ及びN個の第2のシフトレジスタにお

いて各シフトスタート信号を取り込むための初段取込期間において所与のパルスを有し、初段取込期間経過後のデータ取込期間において互い位相が異なる。

【0159】

例えば第1のシフトクロックCLK1の波形を $f(t)$ で表すと、第 p ($1 \leq p \leq 2N$ 、 p は整数) のシフトクロックCLKpの波形を $f(t + 2\pi p/N)$ と表すことができる。

【0160】

図23に、2N相クロック生成回路394の具体的構成例を示す。ここでは、Nが「2」の場合を示す。すなわち、図23において、基準シフトクロックCLK1-0、CLK2-0から、第1～第4 (= 2 × 2) のシフトクロックCLK1～CLK4が生成される。

【0161】

図24に、図23における2N相クロック生成回路394の動作タイミングの一例を示す。

【0162】

ラッピング信号LPは、水平走査期間を規定する信号である。

【0163】

図23及び図24ではNが「2」であるため、マルチプレクス制御信号MULによりNが「1」のときの3マルチプレクス駆動と、Nが「2」のときの6マルチプレクス駆動との切り替えが可能となっている。3マルチプレクス駆動では第1及び第2のシフトクロックCLK1、CLK2のみが用いられる。6マルチプレクス駆動では第1～第4のシフトクロックCLK1～CLK4が用いられる。2N相クロック生成回路394は、マルチプレクス制御信号MULの論理レベルが「H」のとき6マルチプレクス駆動用に第1～第4のシフトクロックCLK1～CLK4を生成し、マルチプレクス制御信号MULの論理レベルが「L」のとき3マルチプレクス駆動用に第1及び第2のシフトクロックCLK1、CLK2を生成することができる。

【0164】

図24では、選択フェーズ信号XSELECT_PHASE4により、初段取

込期間のパルスを出力させ、その後は基準クロックC P Hによりシフトされるフェーズ信号P H A S E [1：4]に対応したパルスが出力される。

【0165】

図25に、シフトスタート信号生成回路388の具体的構成例を示す。

【0166】

図26に、図25に示すシフトスタート信号生成回路388の動作例を示す。

図25において、取込開始タイミング設定レジスタ384の設定データP A R A M（例えば4ビット）が入力されている。ここでは、第1～第Nのグループに属する第1のシフトレジスタ360-1～360-Nに入力されるシフトスタート信号S T 1-1～S T 1-Nを、共通のシフトスタート信号S T 1として表している。また第1～第Nのグループに属する第2のシフトレジスタ370-1～370-Nに入力されるシフトスタート信号S T 2-1～S T 2-Nを、共通のシフトスタート信号S T 2として表している。

【0167】

図25では、取込開始タイミング指示信号E I Oの変化タイミングから基準クロックC P Hのクロック数をカウントするカウンタと、設定データP A R A Mとを比較するコンパレータとを含む。そして、シフトスタート信号S T 1、S T 2は、取込開始タイミング指示信号E I Oにより変化し、コンパレータの比較結果に基づいて再び変化するようになっている。

【0168】

図26では、取込開始タイミング設定レジスタ384の設定データP A R A Mが「2」に設定されている例を示している。

【0169】

このように、取込開始タイミング設定レジスタ384の設定内容に応じて、シフトスタート信号S T 1、S T 2の変化タイミングを変更することができる。

【0170】

以上のようにして生成された第1～第2Nのシフトクロックにより、各シフトレジスタの初段に入力されたシフトスタート信号を取り込んでシフト動作を開始する場合であっても、正常な画像表示を行うことができない場合がある。そのた

め、第1～第2NのシフトロックCLK1～CLK2Nの各シフトクロックは、シフトクロック割当回路386によって、第1～第Nのグループに属する第1及び第2のクロックライン320-1～320-N、330-1～330-Nのいずれかに割り当てて出力される必要がある。

【0171】

図27に、データラッチの動作タイミングの第1の比較例を示す。第1の比較例では、上述した表示ドライバ200において、Nが1であり、第1及び第2のシフトクロックCLK1、CLK2が、それぞれ第1のグループに属する第1及び第2のクロックラインに割り当てられて出力されている。そして、取込開始タイミング指示信号EIOを基準に、コントローラから階調データ（図27においてはDATA）が供給されて、データラッチ300において階調データの取込開始タイミングまでの期間が「0」の場合を示している。

【0172】

このように表示ドライバ200において、第1のグループに属する第1のシフトレジスタ360-1では、第1のシフトクロックCLK1の立ち上がりエッジに同期して、シフトスタート信号生成回路388によって生成されたシフトスタート信号STをシフトする。その結果、第1のグループに属する第1のシフトレジスタ360-1は、シフト出力SFO1-1～SFO160-1の順に各シフト出力を出力する。

【0173】

また第1のグループに属する第1のシフトレジスタ360-1のシフト動作中に、第1のグループに属する第2のシフトレジスタ370-1では、第2のシフトクロックCLK2の立ち上がりに同期して、シフトスタート信号STをシフトする。その結果、第1のグループに属する第2のシフトレジスタ370-1は、シフト出力SFO320-1～SFO161-1の順に各シフト出力を出力する。

【0174】

第1のグループに属する第1のデータラッチ340-1では、第1のグループの第1のシフトレジスタ360-1からの各シフト出力の立ち下がりエッジEG

で、階調バス310上の階調データを取り込む。その結果、第1のグループに属する第1のデータラッチ340-1は、シフト出力SFO1-1の立ち下がりEG1で階調データD1、シフト出力SFO2-1の立ち下がりEG3で階調データD3、シフト出力SFO3-1の立ち下がりEG5で階調データD5、・・・を取り込む。

【0175】

一方、第1のグループに属する第2のデータラッチ350-1では、第1のグループに属する第2のシフトレジスタ370-1からの各シフト出力の立ち下がりエッジEGで、階調バス310上の階調データを取り込む。その結果、第1のグループに属する第2のデータラッチ350-1は、シフト出力SFO320-1の立ち下がりEG2で階調データD2、シフト出力SFO319-1の立ち下がりEG4で階調データD4、シフト出力SFO318-1の立ち下がりEG6で階調データD6、・・・を取り込む。

【0176】

図28に、データラッチの動作タイミングの第2の比較例を示す。第2の比較例では、第1の比較例に対して、取込開始タイミング指示信号EIOを基準に、コントローラから階調データ（図28においてはDATA）が供給されて、データラッチ300において階調データの取込開始タイミングまでの期間が「1」の場合を示している。

【0177】

第2の比較例では、第1のグループに属する第2のデータラッチ350-1が、シフト出力SFO320-1の立ち下がりEG1で階調データD1、シフト出力SFO319-1の立ち下がりEG3で階調データD3、シフト出力SFO318-1の立ち下がりEG5で階調データD5、・・・を取り込む。そして、第1のグループに属する第1のデータラッチ340-1は、シフト出力SFO1-1の立ち下がりEG2で階調データD2、シフト出力SFO2-1の立ち下がりEG4で階調データD4、・・・を取り込む。

【0178】

このように、取込開始タイミング指示信号EIOを基準に、コントローラから

階調データが供給されて、データラッチ300において階調データの取込開始タイミングまでの期間に応じて、各データラッチに取り込まれる階調データが異なってしまう。

【0179】

そこで本実施形態では、上述したように、シフトクロック割当回路386によって、第1～第2NのシフトロックCLK1～CLK2Nの各シフトクロックを、第1～第Nのグループに属する第1及び第2のクロックライン320-1～320-N、330-1～330-Nのいずれかに割り当てて出力している。

【0180】

図29に、シフトクロック割当回路386による第1～第2Nのシフトクロックの割当内容を示す。ここでは、図14においてNが「2」の場合を示している。

【0181】

3マルチプレクス駆動を行う場合、取込開始タイミング設定レジスタ384に偶数が設定されたとき、シフトクロック割当回路386は、第1のグループに属する第1のクロックライン320-1に図24に示す第1のシフトクロックCLK1を割り当て、第1のグループに属する第2のクロックライン330-1に図24に示す第2のシフトクロックCLK2を割り当てて出力する。また、取込開始タイミング設定レジスタ384に奇数が設定されたとき、シフトクロック割当回路386は、第1のグループに属する第1のクロックライン320-1に第2のシフトクロックCLK2を割り当て、第1のグループに属する第2のクロックライン330-1に第1のシフトクロックCLK1を割り当てて出力する。

【0182】

すなわち、シフトクロック割当回路386は、3マルチプレクス駆動を行う場合、取込開始タイミング指示信号EIOの変化タイミング直後の最初の基準クロックCPHの立ち上がり又は立ち下がりを0とした場合に、該変化タイミングと階調データの取込開始タイミングとの間の基準クロックCPHのクロック数が偶数か奇数かに応じて、第1～第2のシフトクロックCLK1、CLK2を第1のグループに属する第1及び第2のクロックラインのいずれかに割り当てて出力す

ることができる。

【0183】

同様にして、6マルチプレクス駆動を行う場合、取込開始タイミング設定レジスタ384に「 $4 \times n$ (nは自然数)」が設定されたとき、シフトクロック割当回路386は、第1のグループに属する第1のクロックライン320-1に第1のシフトクロックCLK1、第1のグループに属する第2のクロックライン330-1に第3のシフトクロックCLK3、第2のグループに属する第1のクロックライン320-2に第2のシフトクロックCLK2、第2のグループに属する第2のクロックライン330-2に第4のシフトクロックをそれぞれを割り当てて出力する。

【0184】

6マルチプレクス駆動を行う場合に、取込開始タイミング設定レジスタ384に「 $4 \times n + 1$ 」、「 $4 \times n + 2$ 」、「 $4 \times n + 3$ 」が設定されたとき、図29のようにシフトクロックが割り当てられる。

【0185】

シフトクロック割当回路386の割当内容は、シフトクロックの波形や、Nの値に応じて適宜決められる。

【0186】

このようにデータラッチ300のN個の第1のデータラッチ340-1～340-N及びN個の第2のデータラッチ350-1～350-Nは、互いに個別に生成可能なシフト出力に基づき、互いに共通に接続された階調バス310上の階調データを取り込むことができるようになっている。そして、取込開始タイミング設定レジスタ384の設定内容に応じて、コントローラに依存する階調データの開始タイミングの際を吸収し、かつ各クロックラインに上述のようなシフトクロックを割り当てる。こうすることで、データラッチ300には、階調バス上の階調データの並び順序を変更して、各データ出力部に対応するラッチデータを取り込むことができる。

【0187】

したがって、N個の第1のデータラッチ340-1～340-Nのフリップフ

ロップに保持されたデータ（L A T 1 - 1 ~ L A T 1 6 0 - N）に基づいてLCDパネル110（電気光学装置）の第1の辺側からデータ信号供給線を駆動し、N個の第2のデータラッチ350-1~350-Nのフリップフロップに保持されたデータ（L A T 1 6 1 - 1 ~ L A T 3 2 0 - N）に基づいてLCDパネル110の第2の辺側からデータ信号供給線を駆動することで、データスクランブルICを用いることなく、くし歯配線されたLCDパネル110を駆動することができるようになる。

【0188】

また、各データラッチにおいて個別に設定可能なタイミングで階調バス310上の階調データを取り込むことができるので、階調データの多重度に応じて階調データの取り込み順序を変更することができ、くし歯配線されたLCDパネルに対して $3 \times N$ マルチプレクス駆動を行っても正しい画像を表示させることができる。

【0189】

次に、以上説明した構成の表示ドライバ200のデータラッチ300の動作について説明する。

【0190】

以下では、表示ドライバ200において、Nが「2」である場合を例に説明する。

【0191】

図30に、Nが「2」の場合の表示ドライバのデータラッチの構成の概要を示す。ここでは、図14と同一部分には同一符号を付し、説明を省略する。図30におけるデータラッチ300を含む表示ドライバ200は、上述のマルチプレクス制御信号の論理レベルを切り替えることでデータの取込順序を変更して、3マルチプレクス駆動及び6マルチプレクス駆動を行うことができる。

【0192】

図31に、表示ドライバ200のデータラッチ300の動作タイミングチャートの一例を示す。ここでは、表示ドライバ200が、図5に示す電気光学装置100に対して3マルチプレクス駆動を行う場合のタイミングを示す。また、シフ

トスタート信号S T 1 - 1、S T 1 - 2、S T 2 - 1、S T 2 - 2は、シフトスタート信号S Tとして同位相の信号として示している。

【0193】

階調バス310には、LCDパネル110のデータ線が並ぶ順序に対応して階調データが供給されている。階調データは、RGBの各色成分の階調データを含む。ここでは、データ線R1-1、G1-1、B1-1に切替接続されるデータ信号供給線D L 1に対応して階調データD 1（図31では単に「1」）、同様にデータ線R2-1、G2-1、B2-1に切替接続されるデータ信号供給線D L 2に対応して階調データをD 2（図31では単に「2」）、・・・として示している。

【0194】

第1のグループに属する第1のシフトレジスタ360-1では、第1のシフトクロックC L K 1の立ち上がりエッジに同期して、シフトスタート信号S Tをシフトする。その結果、第1のグループに属する第1のシフトレジスタ360-1は、シフト出力S F O 1 - 1～S F O 1 6 0 - 1の順に各シフト出力を出力する。

【0195】

また第1のグループに属する第1のシフトレジスタ360-1のシフト動作中に、第1のグループに属する第2のシフトレジスタ370-1では、第2のシフトクロックC L K 2の立ち上がりに同期して、シフトスタート信号S Tをシフトする。その結果、第1のグループに属する第2のシフトレジスタ370-1は、シフト出力S F O 3 2 0 - 1～S F O 1 6 1 - 1の順に各シフト出力を出力する。

【0196】

第1のグループに属する第1のデータラッチ340-1では、第1のグループに属する第1のシフトレジスタ360-1からの各シフト出力の立ち下がりエッジE Gで、階調バス310上の階調データを取り込む。その結果、第1のグループに属する第1のデータラッチ340-1は、シフト出力S F O 1 - 1の立ち下がりE G 1で階調データD 1、シフト出力S F O 2 - 1の立ち下がりE G 3で階

調データD3、シフト出力SFO3-1の立ち下がりEG5で階調データD5、
・・・を取り込む。

【0197】

一方、第1のグループに属する第2のデータラッチ350-1では、第1のグループに属する第2のシフトレジスタ370-1からの各シフト出力の立ち下がりエッジEGで、階調バス310上の階調データを取り込む。その結果、第1のグループに属する第2のデータラッチ350-1は、シフト出力SFO320-1の立ち下がりEG2で階調データD2、シフト出力SFO319-1の立ち下がりEG4で階調データD4、シフト出力SFO318-1の立ち下がりEG6で階調データD6、・・・を取り込む。

【0198】

したがって、図5に示す電気光学装置100に対して3マルチプレクス駆動を行った場合でも、階調データの並び順序を変更して取り込むことができ、正しい画像を表示させることができる。

【0199】

図32に、表示ドライバ200のデータラッチ300の動作タイミングチャートの他の例を示す。ここでは、表示ドライバ200が、図8に示す電気光学装置100に対して6マルチプレクス駆動を行う場合のタイミングを示す。そして、取込開始タイミング設定レジスタ384に、「0」が設定されているものとする。したがって、第1～第4のシフトクロックCLK1～CLK4は、図29に示す割当内容にしたがって、各クロックラインに出力される。

【0200】

階調バス310には、LCDパネル110のデータ線が並ぶ順序に対応して階調データが供給されている。ここでは、データ線R1-1、G1-1、B1-1、R2-1、G2-1、B2-1に切替接続されるデータ信号供給線DL1に対応して階調データD1（図32では単に「1」）、同様にデータ線R1-2、G1-2、B1-2、R2-2、G2-2、B2-2に切替接続されるデータ信号供給線DL2に対応して階調データをD2（図32では単に「2」）、・・・として示している。

【0201】

第1のグループに属する第1のシフトレジスタ360-1では、第1のシフトクロックCLK1の立ち上がりエッジに同期して、シフトスタート信号STをシフトする。その結果、第1のグループに属する第1のシフトレジスタ360-1は、シフト出力SFO1-1～SFO160-1の順に各シフト出力を出力する。

【0202】

第2のグループに属する第1のシフトレジスタ360-2では、第2のシフトクロックCLK2の立ち上がりエッジに同期して、シフトスタート信号STをシフトする。その結果、第2のグループに属する第1のシフトレジスタ360-2は、シフト出力SFO1-2～SFO160-2の順に各シフト出力を出力する。

【0203】

また第1及び第2のグループに属する第1のシフトレジスタ360-1、360-2のシフト動作中に、第1のグループに属する第2のシフトレジスタ370-1では、第3のシフトクロックCLK3の立ち上がりに同期して、シフトスタート信号STをシフトする。その結果、第1のグループに属する第2のシフトレジスタ370-1は、シフト出力SFO320-1～SFO161-1の順に各シフト出力を出力する。

【0204】

同様に、第2のグループに属する第2のシフトレジスタ370-2では、第4のシフトクロックCLK4の立ち上がりに同期して、シフトスタート信号STをシフトする。その結果、第2のグループに属する第2のシフトレジスタ370-2は、シフト出力SFO320-2～SFO161-2の順に各シフト出力を出力する。

【0205】

第1のグループに属する第1のデータラッチ340-1では、第1のグループに属する第1のシフトレジスタ360-1からの各シフト出力の立ち下がりエッジEGで、階調バス310上の階調データを取り込む。その結果、第1のグル

プに属する第1のデータラッチ340-1は、シフト出力SFO1-1の立ち下がりEG1で階調データD1、シフト出力SFO2-1の立ち下がりEG5で階調データD5、・・・を取り込む。

【0206】

第2のグループに属する第1のデータラッチ340-2では、第2のグループに属する第1のシフトレジスタ360-2からの各シフト出力の立ち下がりエッジEGで、階調バス310上の階調データを取り込む。その結果、第2のグループに属する第1のデータラッチ340-2は、シフト出力SFO1-2の立ち下がりEG2で階調データD2、シフト出力SFO2-2の立ち下がりEG6で階調データD6、・・・を取り込む。

【0207】

一方、第1のグループに属する第2のデータラッチ350-1では、第1のグループに属する第2のシフトレジスタ370-1からの各シフト出力の立ち下がりエッジEGで、階調バス310上の階調データを取り込む。その結果、第1のグループに属する第2のデータラッチ350-1は、シフト出力SFO320-1の立ち下がりEG3で階調データD3、シフト出力SFO319-1の立ち下がりEG7で階調データD7、・・・を取り込む。

【0208】

第2のグループに属する第2のデータラッチ350-2では、第2のグループに属する第2のシフトレジスタ370-2からの各シフト出力の立ち下がりエッジEGで、階調バス310上の階調データを取り込む。その結果、第2のグループに属する第2のデータラッチ350-2は、シフト出力SFO320-2の立ち下がりEG4で階調データD4、シフト出力SFO319-2の立ち下がりEG8で階調データD8、・・・を取り込む。

【0209】

各グループで取り込まれた2画素分の階調データは、上述したようにマルチプレクサ380により多重化されてデータ信号供給線に出力される。そして、LCDパネル110では、各データ信号供給線DLに供給されたデータ信号を、デマルチプレクサにより分離して、対応するデータ線に出力する。

【0210】

図33に、表示ドライバ200のデータラッチ300の動作タイミングチャートの他の例を示す。ここでは、図32において、取込開始タイミング設定レジスタ384に、「1」が設定されているものとする。したがって、第1～第4のシフトクロックCLK1～CLK4は、図29に示す割当内容にしたがって、各クロックラインに出力される。

【0211】

そして、図32と同様に、第1のグループに属する第1のデータラッチ340-1は、シフト出力SFO1-1の立ち下がりEG1で階調データD1、シフト出力SFO2-1の立ち下がりEG5で階調データD5、・・・を取り込む。

【0212】

同様に、第2のグループに属する第1のデータラッチ340-2は、シフト出力SFO1-2の立ち下がりEG2で階調データD2、シフト出力SFO2-2の立ち下がりEG6で階調データD6、・・・を取り込む。

【0213】

同様に、第1のグループに属する第2のデータラッチ350-1は、シフト出力SFO320-1の立ち下がりEG3で階調データD3、シフト出力SFO319-1の立ち下がりEG7で階調データD7、・・・を取り込む。

【0214】

同様に、第2のグループに属する第2のデータラッチ350-2は、シフト出力SFO320-2の立ち下がりEG4で階調データD4、シフト出力SFO319-2の立ち下がりEG8で階調データD8、・・・を取り込む。

【0215】

図34に、表示ドライバ200のデータラッチ300の動作タイミングチャートの他の例を示す。ここでは、図32において、取込開始タイミング設定レジスタ384に、「2」が設定されているものとする。

【0216】

図35に、表示ドライバ200のデータラッチ300の動作タイミングチャートの他の例を示す。ここでは、図32において、取込開始タイミング設定レジス

タ384に、「3」が設定されているものとする。

【0217】

図32～図35に示したように、取込開始タイミング指示信号E I Oと、階調データの供給開始タイミングとの間隔が変化した場合であっても、図10に示すように6マルチプレクス駆動を行うための並び順序で階調データを取り込むことができる。したがって、図8に示す電気光学装置100に対して6マルチプレクス駆動を行った場合でも、階調データの並び順序を変更して取り込むことができ、正しい画像を表示させることができる。

【0218】

なお、本発明は上述した実施の形態に限定されるものではなく、本発明の要旨の範囲内で種々の変形実施が可能である。上述の実施形態では、表示パネルの各画素がTFTを有するアクティブマトリックス方式の液晶パネルを例に説明したが、これに限定されるものではない。パッシブマトリックス方式の液晶パネルにも適用することができる。また液晶パネルに限らず、例えばプラズマディスプレイ装置にも適用可能である。

【0219】

また、本発明のうち従属請求項に係る発明においては、従属先の請求項の構成要件の一部を省略する構成とすることもできる。また、本発明の1の独立請求項に係る発明の要部を、他の独立請求項に従属させることもできる。

【図面の簡単な説明】

【図1】 本実施形態における電気光学装置の構成の概要のブロック図。

【図2】 画素の構成を示す模式図。

【図3】 くし歯配線されないLCDパネルを含む電気光学装置の構成の概要の模式図。

【図4】 $3 \times N$ マルチプレクスク駆動用のくし歯配線されたLCDパネルを含む電気光学装置の構成の概要を示す構成図。

【図5】 3マルチプレクスク駆動用のくし歯配線されたLCDパネルを含む電気光学装置の構成の概要を示す構成図。

【図6】 図5におけるLCDパネルに形成される画素の構成の模式図。

【図7】 図7（A）は、3マルチプレクス駆動用のLCDパネルのデマルチプレクサの構成の概要を示すブロック図。図7（B）は、図7（A）に示すデマルチプレクサの動作例を示すタイミング図。

【図8】 6マルチプレクスク駆動用のくし歯配線されたLCDパネルを含む電気光学装置の構成の概要を示す構成図。

【図9】 図9（A）は、6マルチプレクス駆動用のLCDパネルのデマルチプレクサの構成の概要を示すブロック図。図9（B）は、図9（A）に示すデマルチプレクサの動作例を示すタイミング図。

【図10】 表示ドライバの各データ出力部から出力すべきデータ信号の並びを説明する図。

【図11】 くし歯配線されたLCDパネルを駆動するためにデータスクランブルの必要性を説明する図。

【図12】 本実施形態の表示ドライバの構成の概要を示すブロック図。

【図13】 本実施形態における表示ドライバの1出力当たりの構成の概要を示すブロック図。

【図14】 本実施形態における表示ドライバのデータラッチの構成の概要を示すブロック図。

【図15】 第jのグループの第1のシフトレジスタの構成例の回路図。

【図16】 第jのグループの第2のシフトレジスタの構成例の回路図。

【図17】 第1～第2Nのシフトクロックを生成する回路ブロックの構成図。

【図18】 シフトクロック生成回路の構成の概要を示すブロック図。

【図19】 基準シフトクロック生成回路による基準シフトクロックの生成タイミングの一例を示すタイミング図。

【図20】 基準シフトクロック生成回路の構成例を示す回路図。

【図21】 図20における基準シフトクロック生成回路の動作例を示すタイミング図。

【図22】 2N相クロック生成回路における第1～第2Nのシフトクロックの生成例を示すタイミング図。

【図23】 2N相クロック生成回路の構成例を示す回路図。

【図24】 図23における2N相クロック生成回路の動作例を示すタイミング図。

【図25】 シフトスタート信号生成回路の構成例を示す回路図。

【図26】 図25におけるシフトスタート信号生成回路の動作例を示すタイミング図。

【図27】 第1の比較例におけるデータラッチのタイミング図。

【図28】 第2の比較例におけるデータラッチのタイミング図。

【図29】 シフトクロック割当回路による第1～第2Nのシフトクロックの割当例の説明図。

【図30】 本実施形態においてNが「2」の場合の表示ドライバのデータラッチの構成の概要を示すブロック図。

【図31】 本実施形態における表示ドライバのデータラッチの動作の一例を示すタイミング図。

【図32】 本実施形態において取込開始タイミング設定レジスタに「0」が設定された場合のデータラッチの動作例を示すタイミング図。

【図33】 本実施形態において取込開始タイミング設定レジスタに「1」が設定された場合のデータラッチの動作例を示すタイミング図。

【図34】 本実施形態において取込開始タイミング設定レジスタに「2」が設定された場合のデータラッチの動作例を示すタイミング図。

【図35】 本実施形態において取込開始タイミング設定レジスタに「3」が設定された場合のデータラッチの動作例を示すタイミング図。

【符号の説明】

10、80、100 電気光学装置（液晶装置）、

20、90 表示パネル（LCDパネル）、30、92、200 表示ドライバ、
40、42、112、114 走査ドライバ、300、300-1 データラッチ、310 階調バス、

320-1～320-N 第1～第Nのグループの第1のクロックライン、

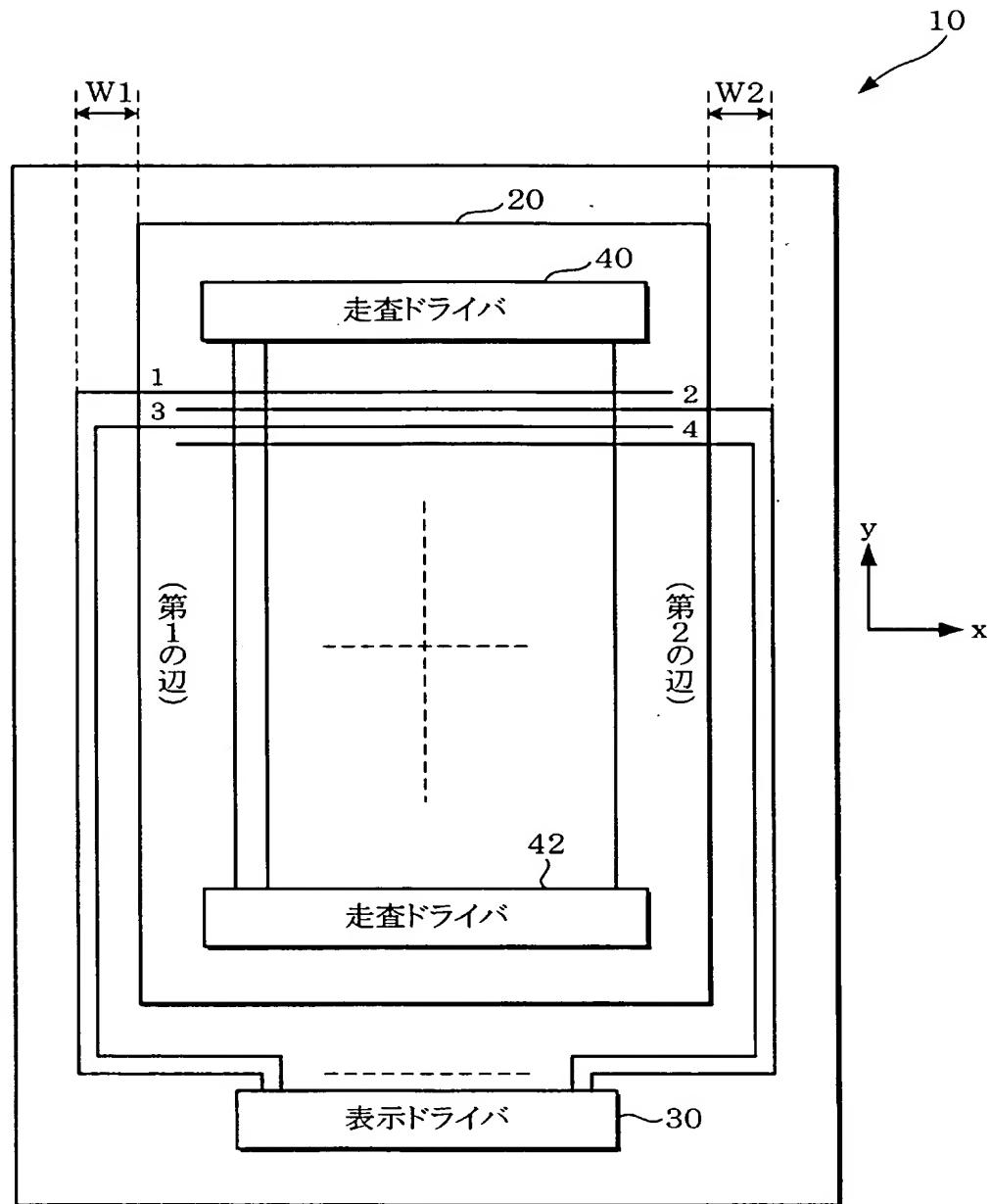
330-1～330-N 第1～第Nのグループの第2のクロックライン、

340-1～340-N 第1～第Nのグループの第1のデータラッチ、
350-1～350-N 第1～第Nのグループの第2のデータラッチ、
360-1～360-N 第1～第Nのグループの第1のシフトレジスタ、
370-1～370-N 第1～第Nのグループの第2のシフトレジスタ、
372 ラインラッチ、380 マルチプレクサ、
382 シフトクロック生成回路、384 取込開始タイミング設定レジスタ、
386 シフトクロック割当回路、388 シフトスタート信号生成回路、
392 基準シフトクロック生成回路、394 2N相クロック生成回路、
500、500-1 DAC、
600、600-1 データ信号供給線駆動回路（データ線駆動回路）、
CPH 基準クロック、DL、DL1～DLN データ線、データ信号供給線、
DMUX1～DMUXY デマルチプレクサ、
EIO 取込開始タイミング指示信号、GL1～GLM 走査線、
LAT1～LAT320、LAT1-1～LAT320-1、LAT1-N～LAT320-N ラッチデータ、MD1～MD320 多重化データ、
SFO、SFO1-1～SFO320-1、SFO1-N～SFO320-N
シフト出力

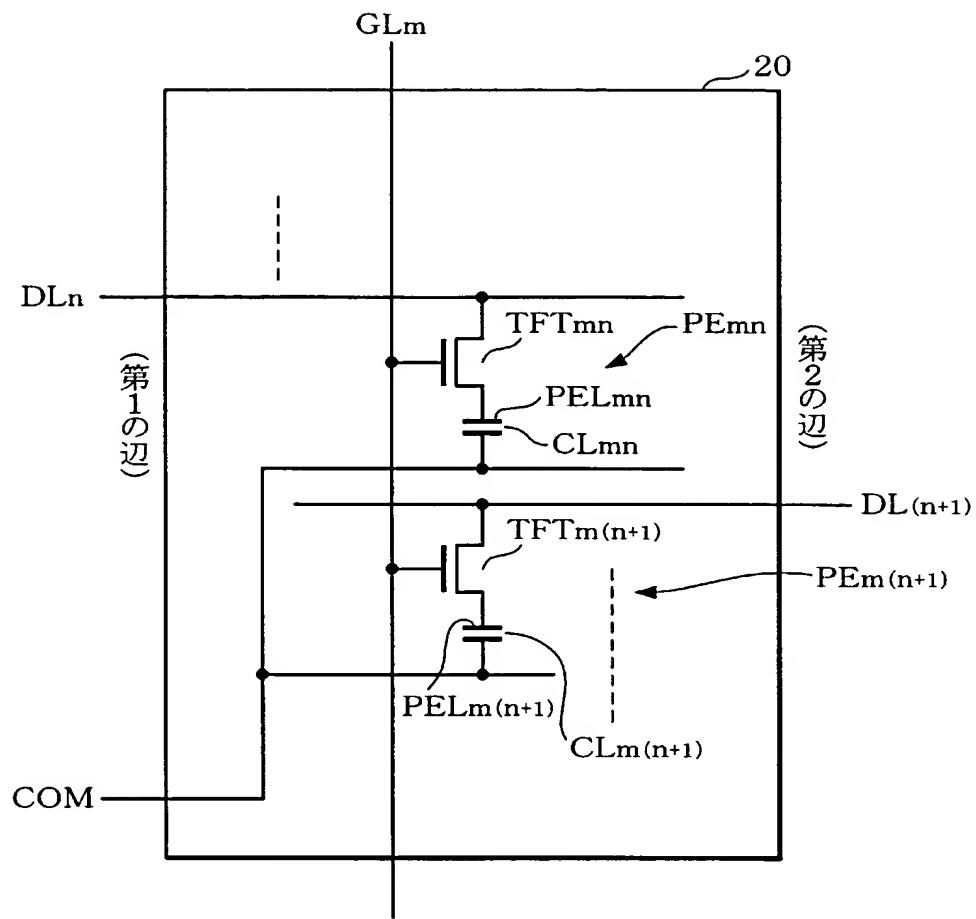
【書類名】

図面

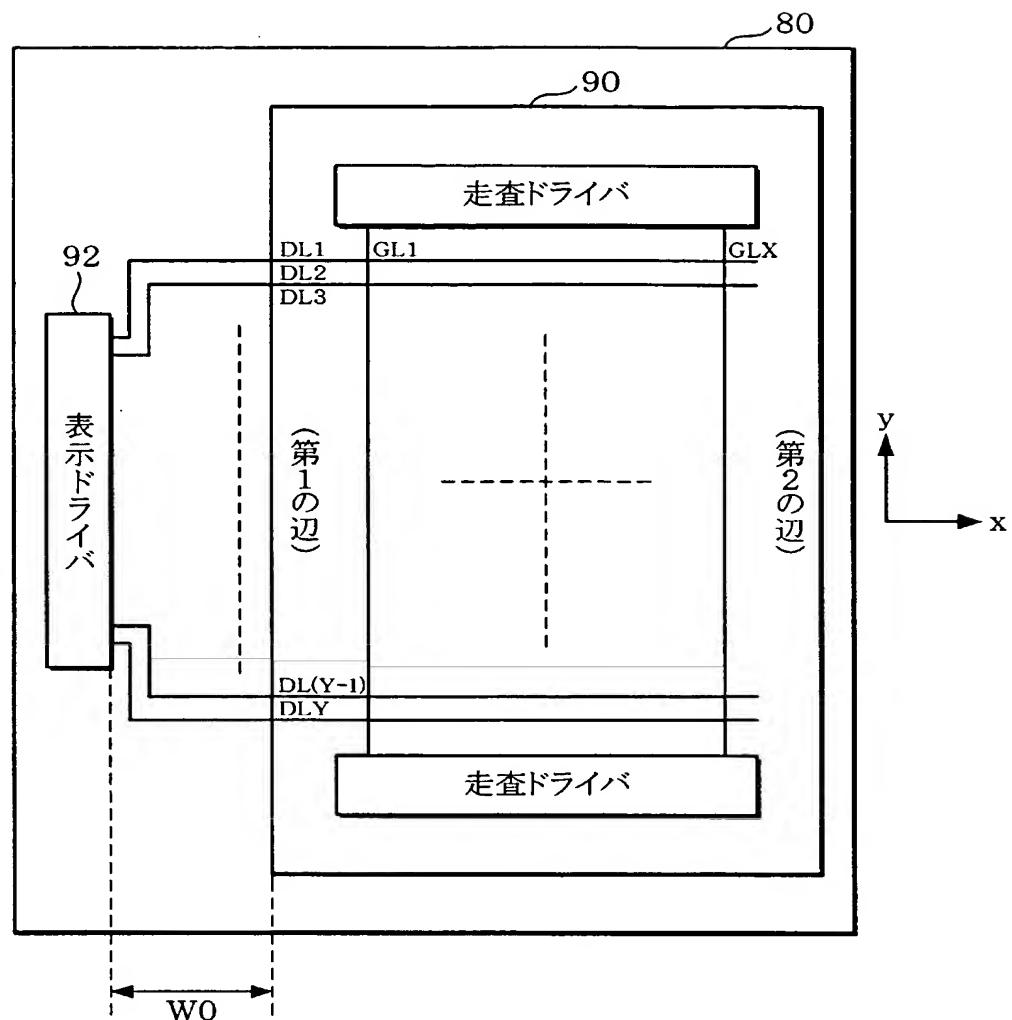
【図 1】



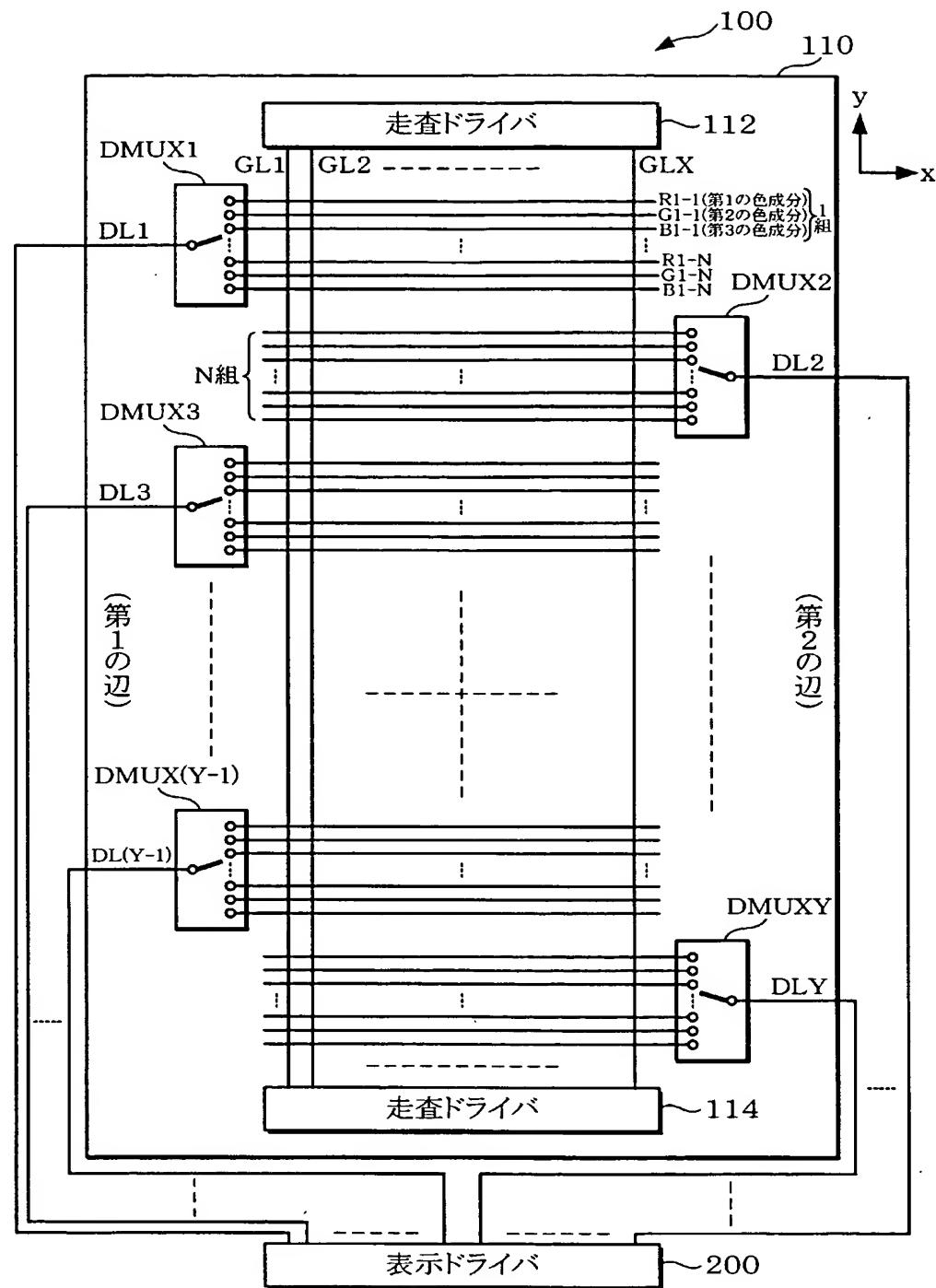
【図 2】



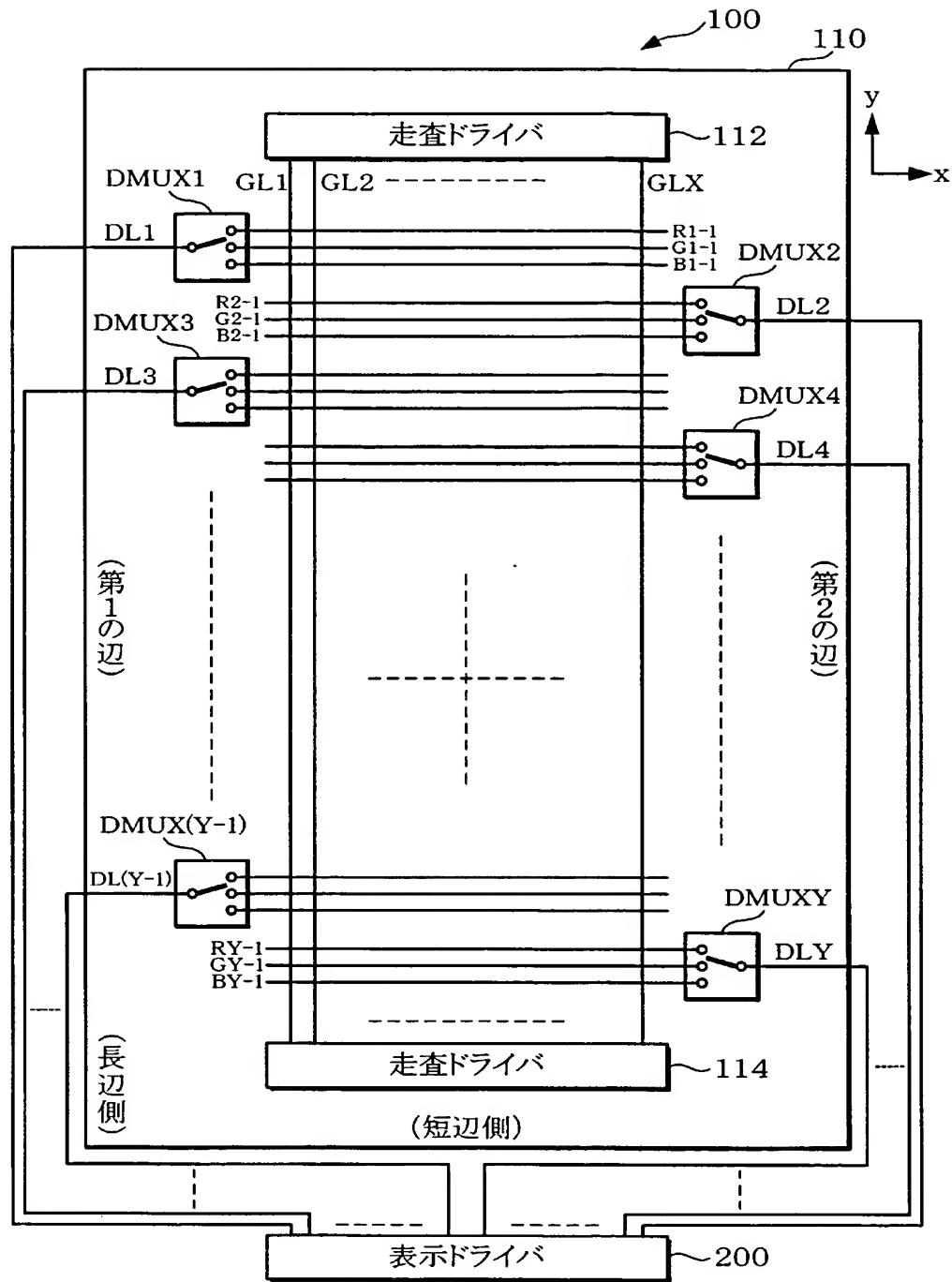
【図3】



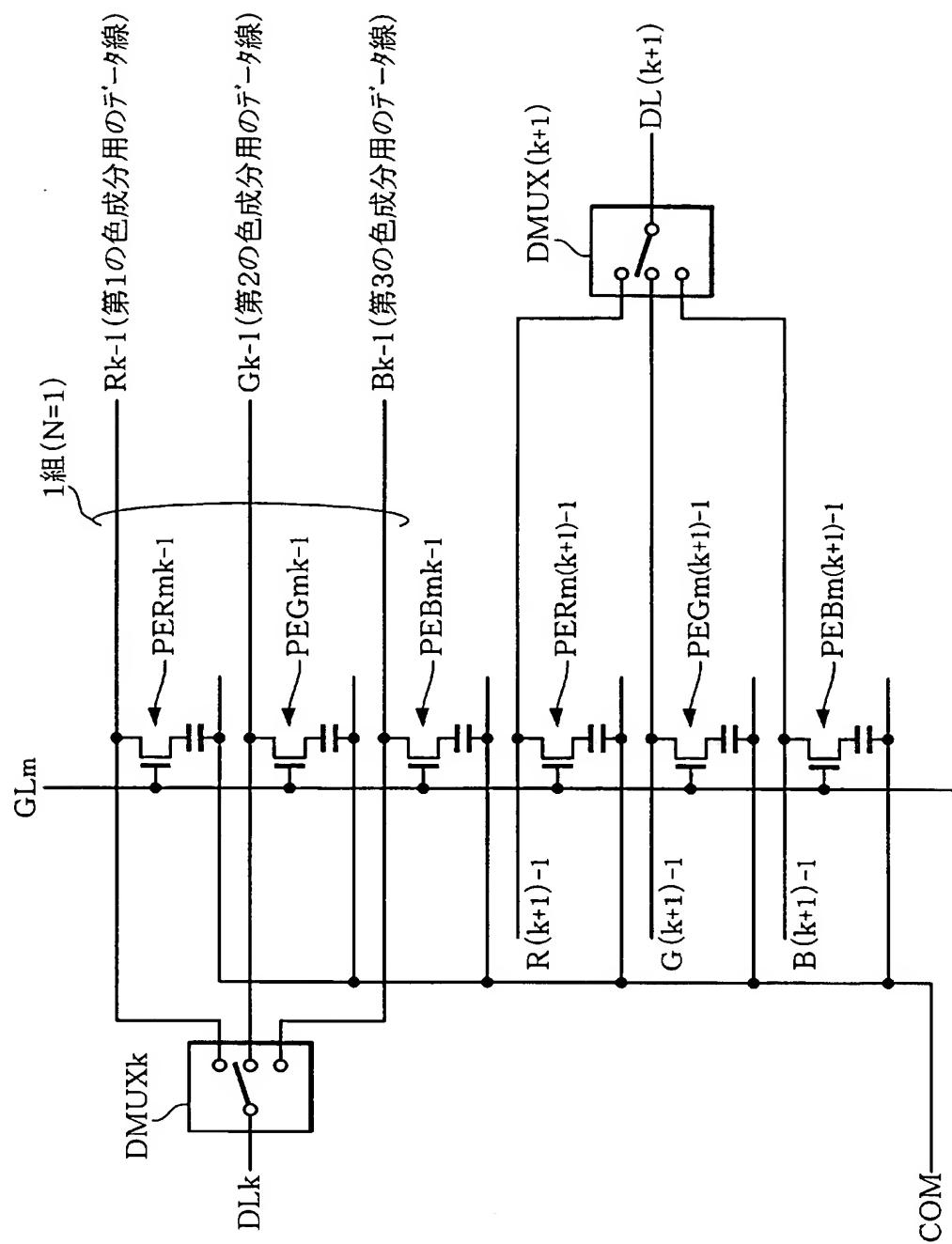
【図4】



【図5】

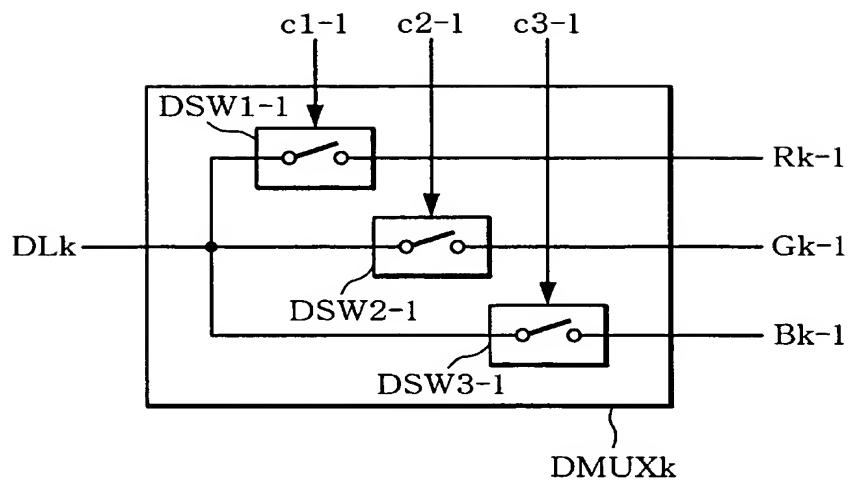


【図6】

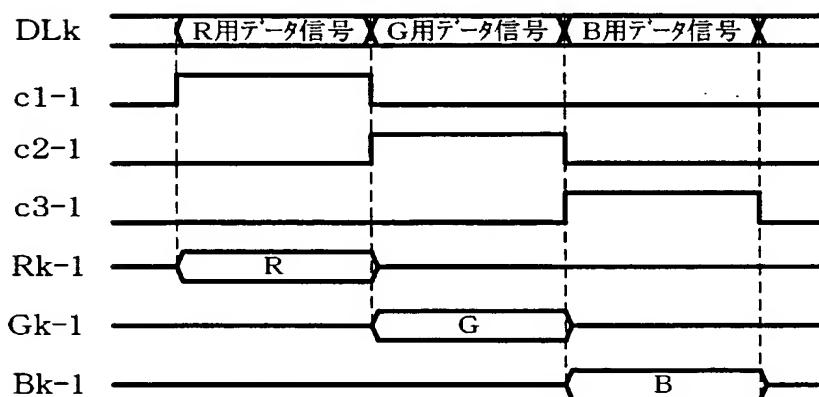


【図7】

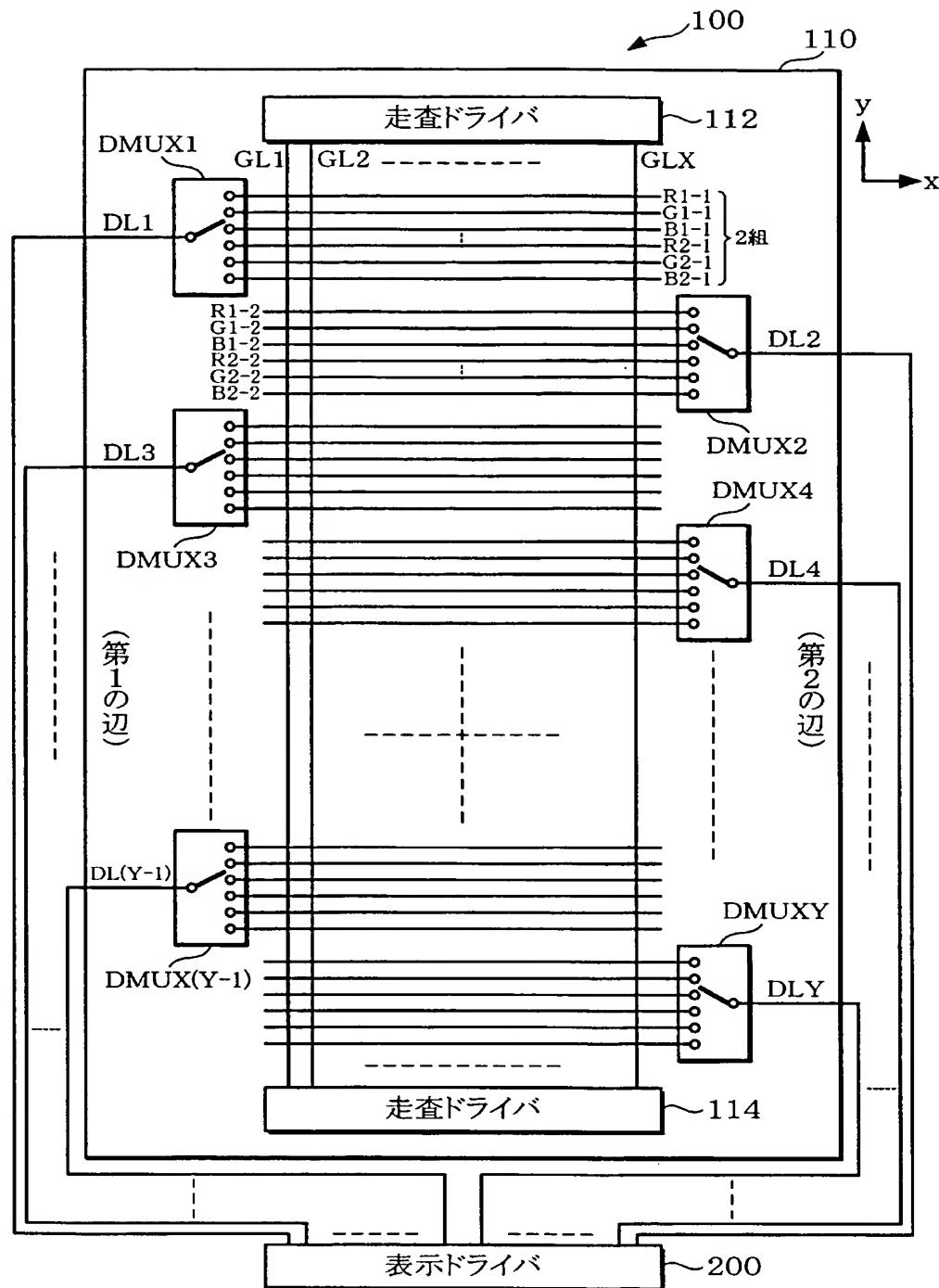
(A)



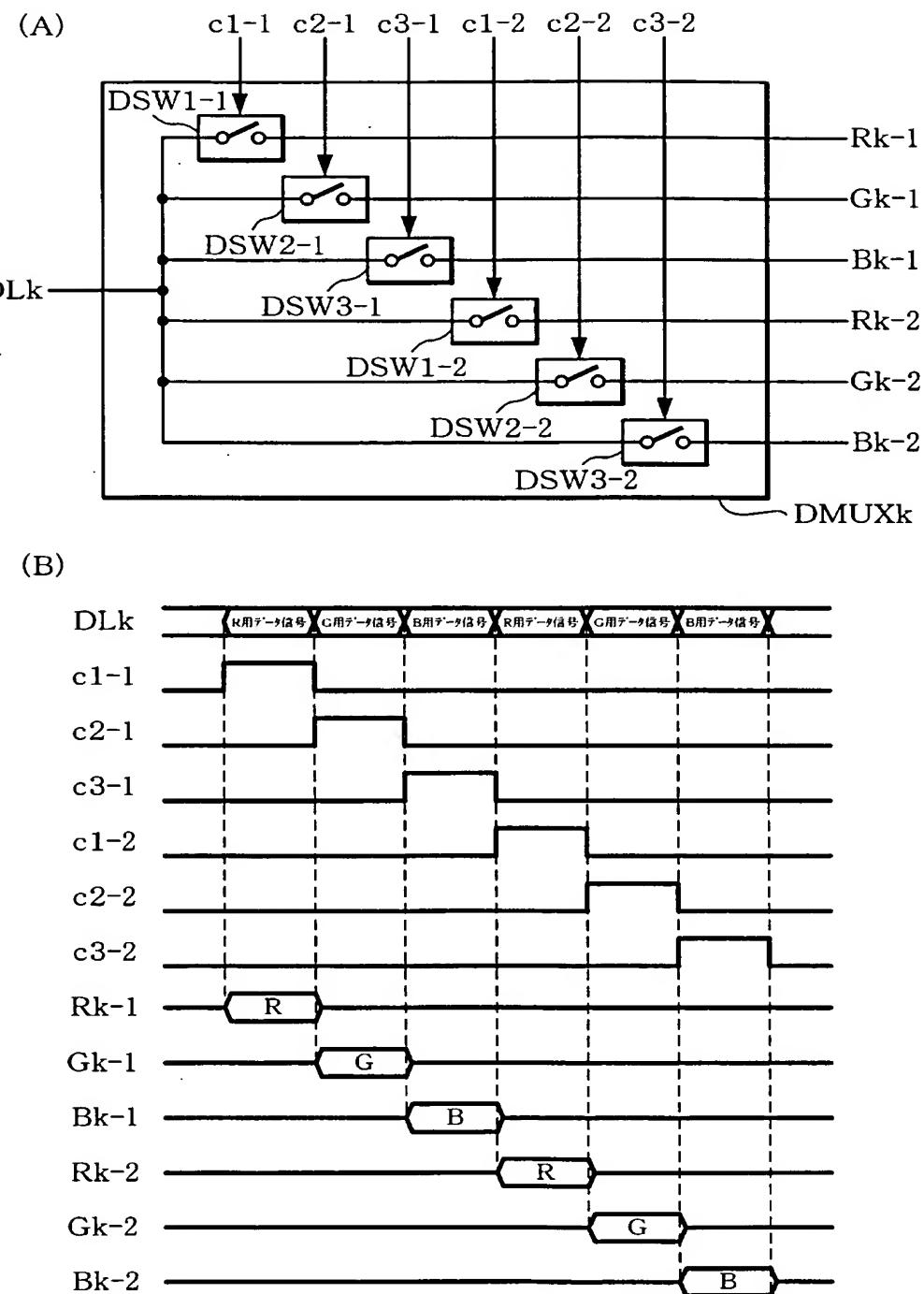
(B)



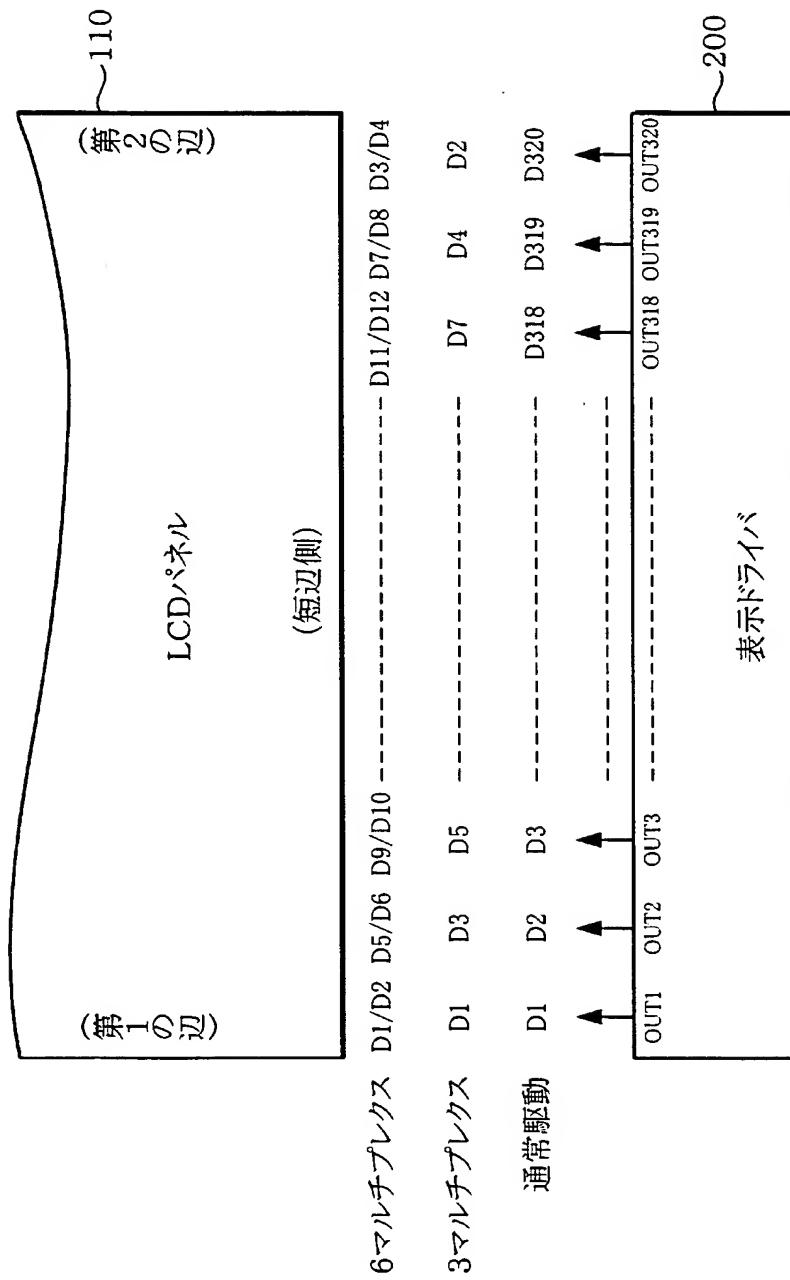
【図8】



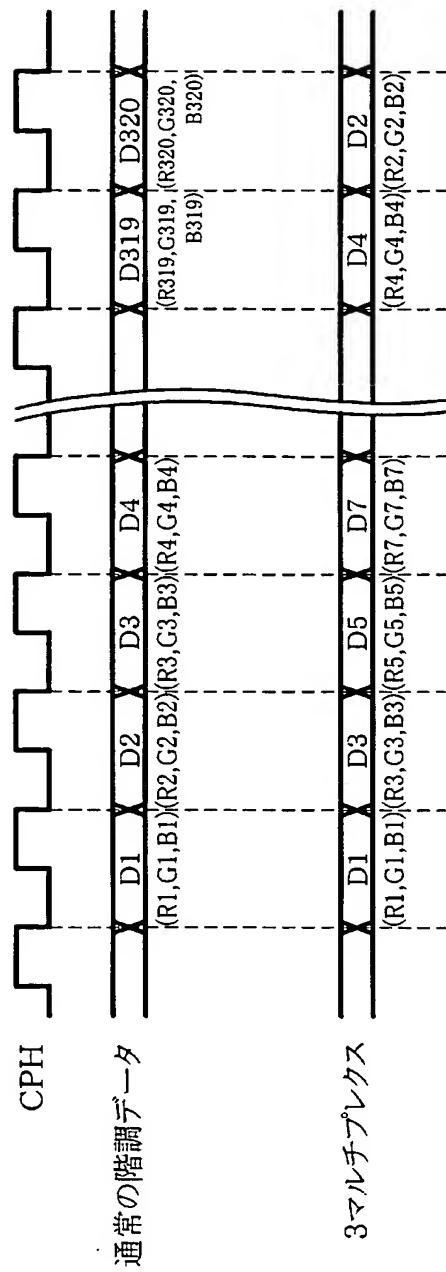
【図9】



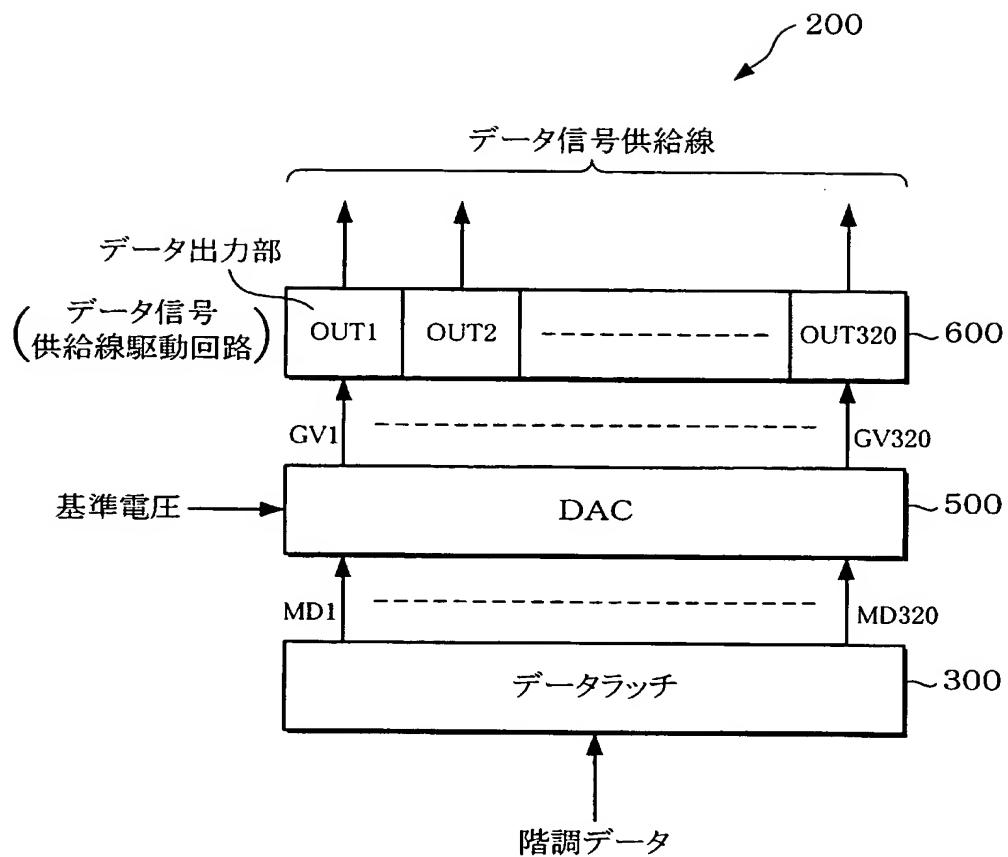
【図10】



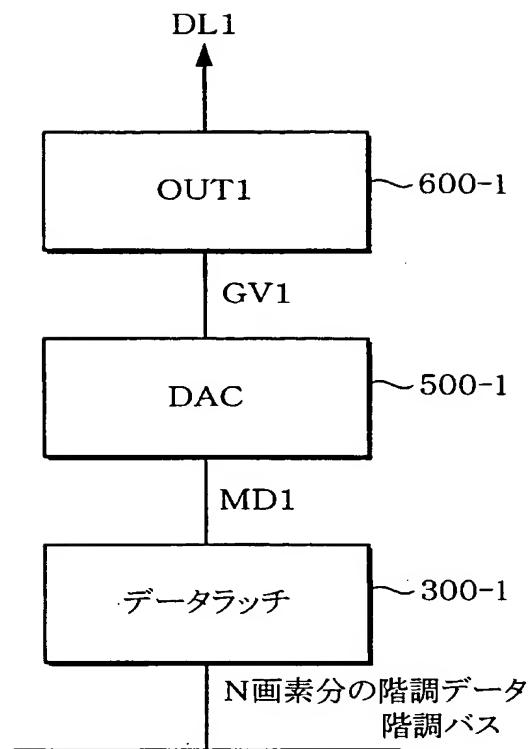
【図 1 1】



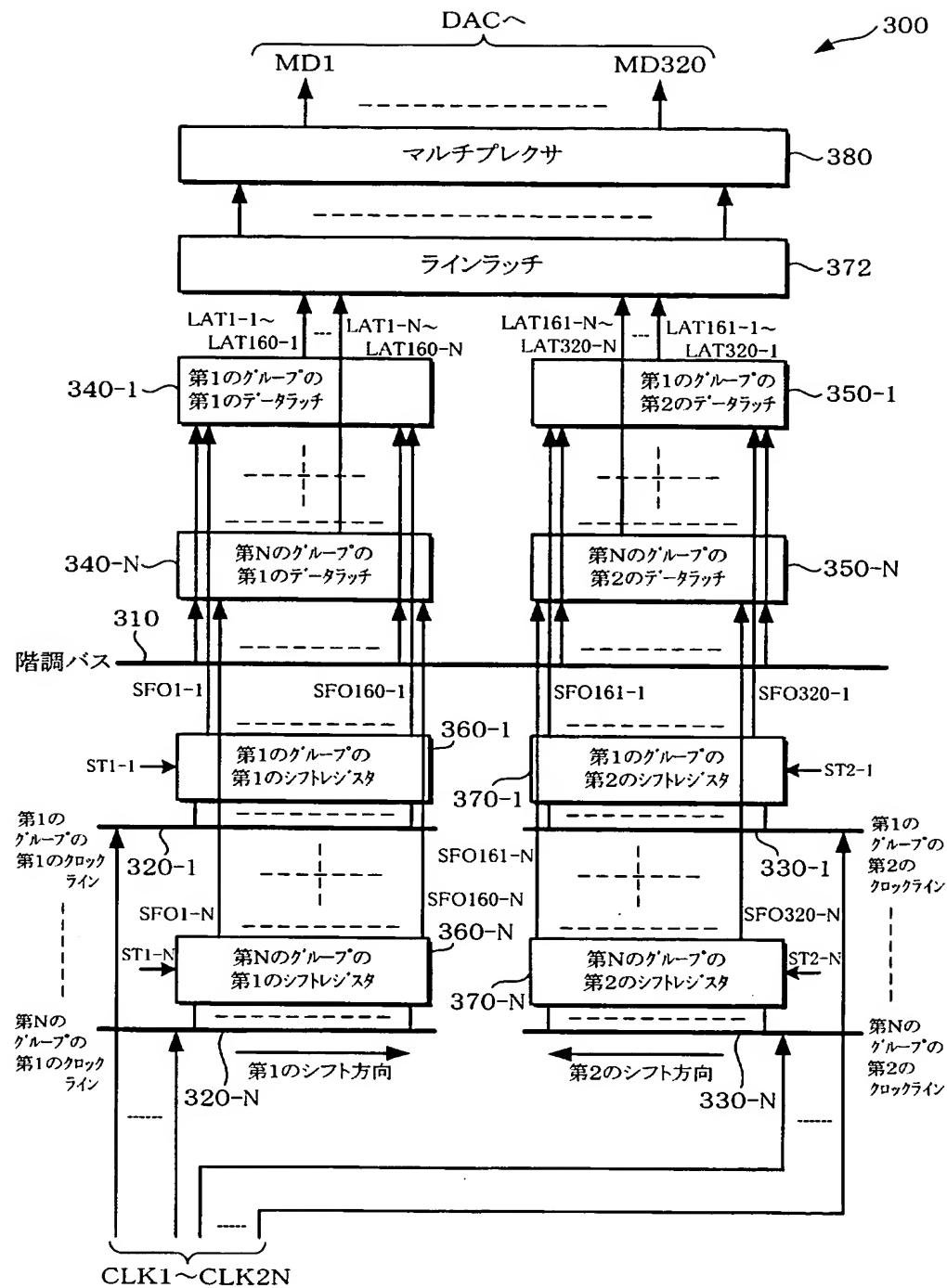
【図12】



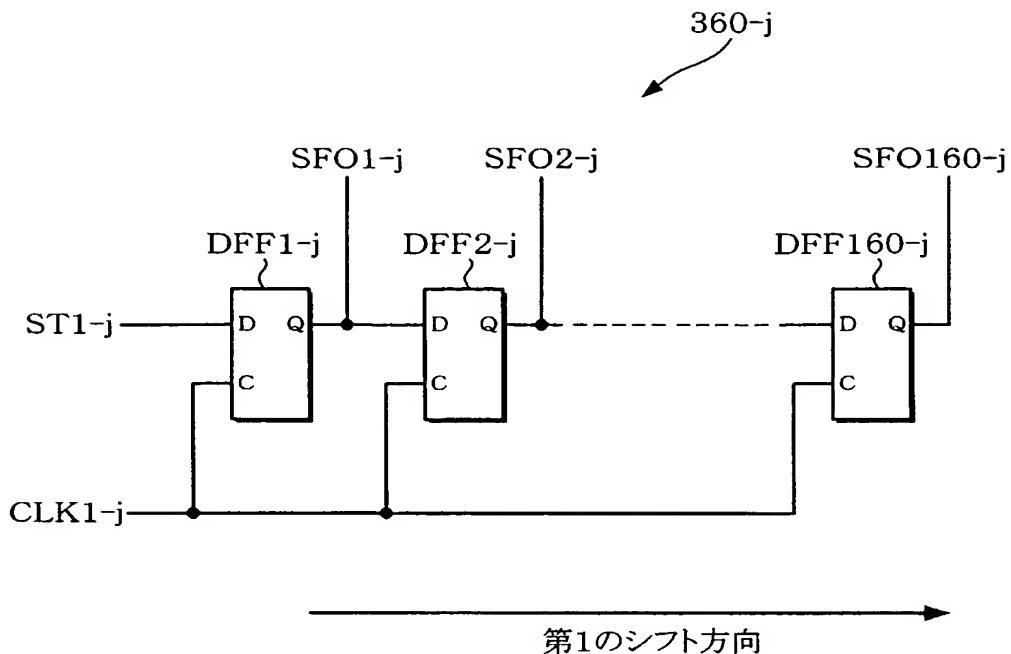
【図13】



【図14】

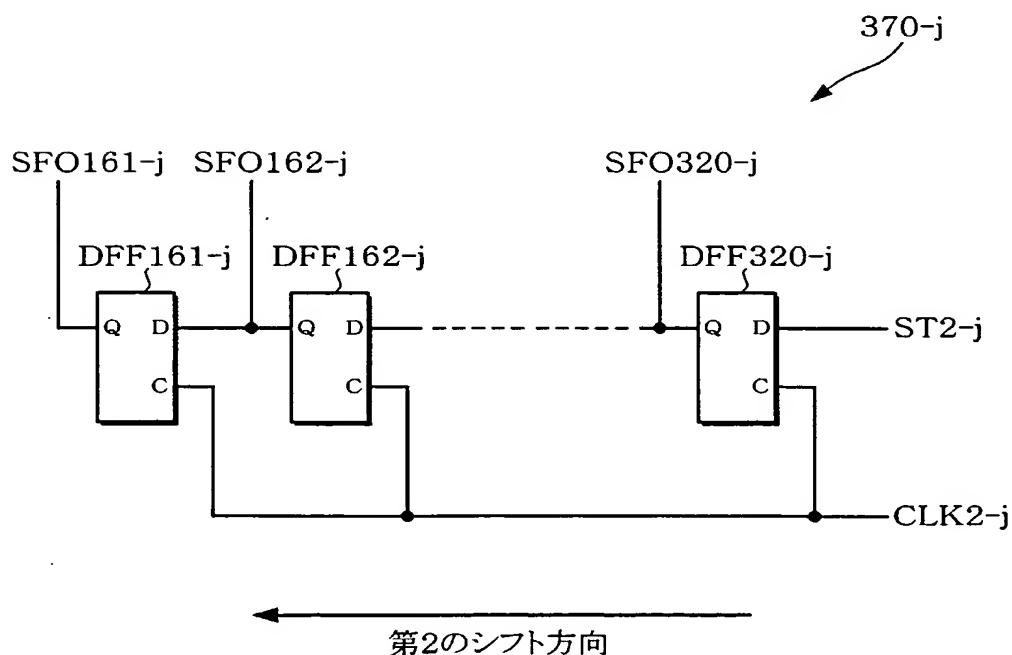


【図15】



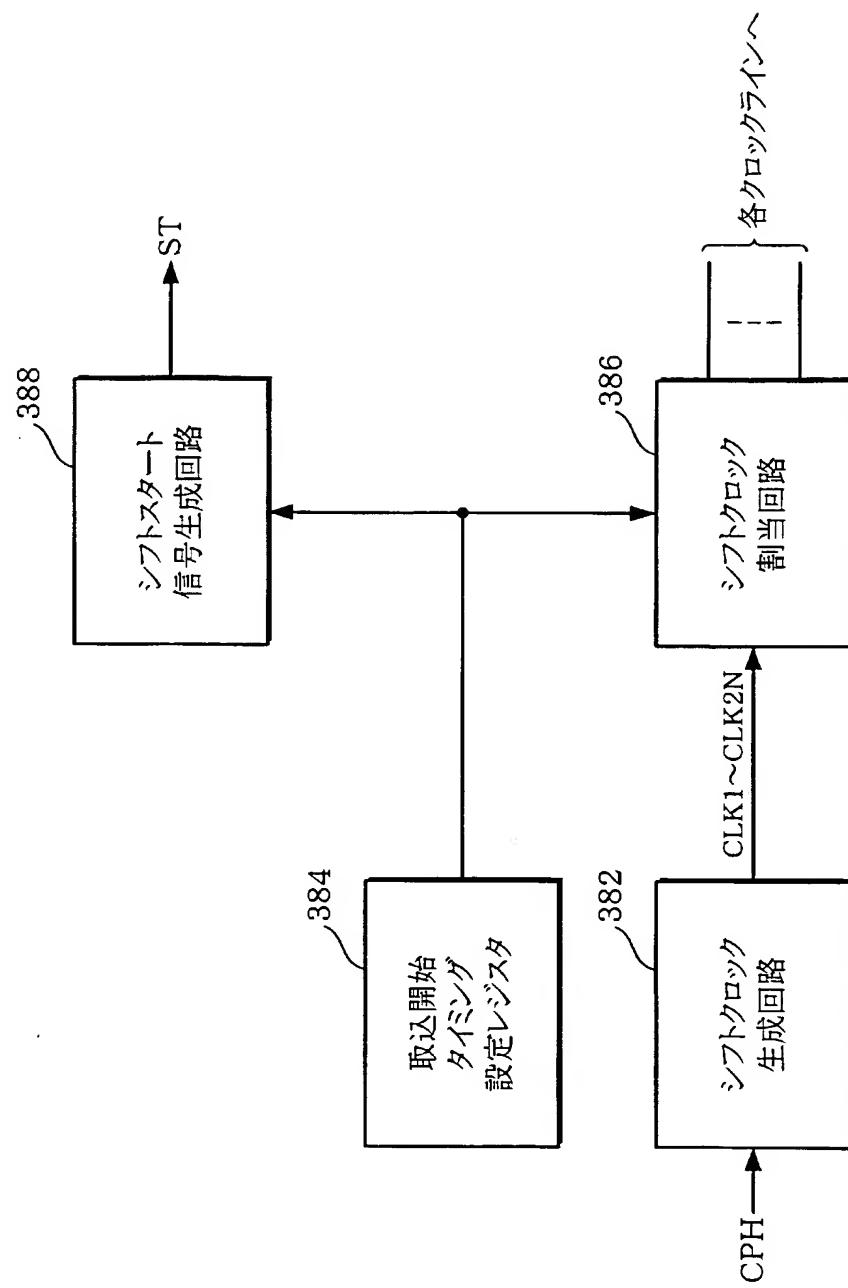
第1のシフト方向

【図16】

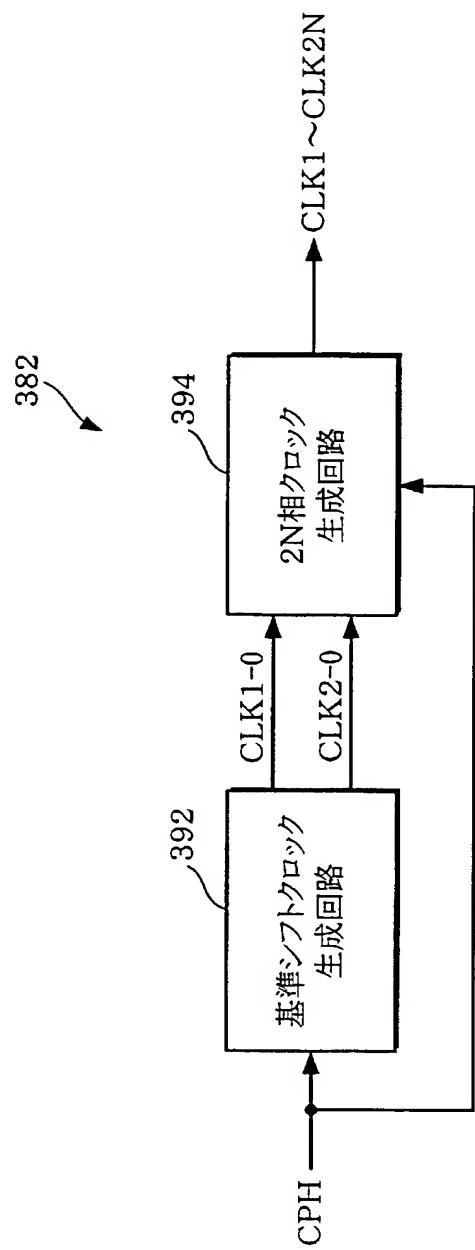


第2のシフト方向

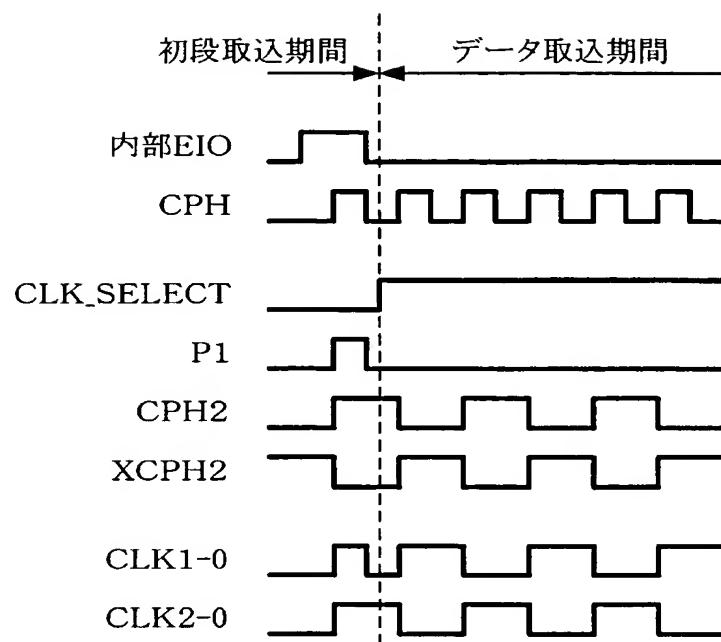
【図17】



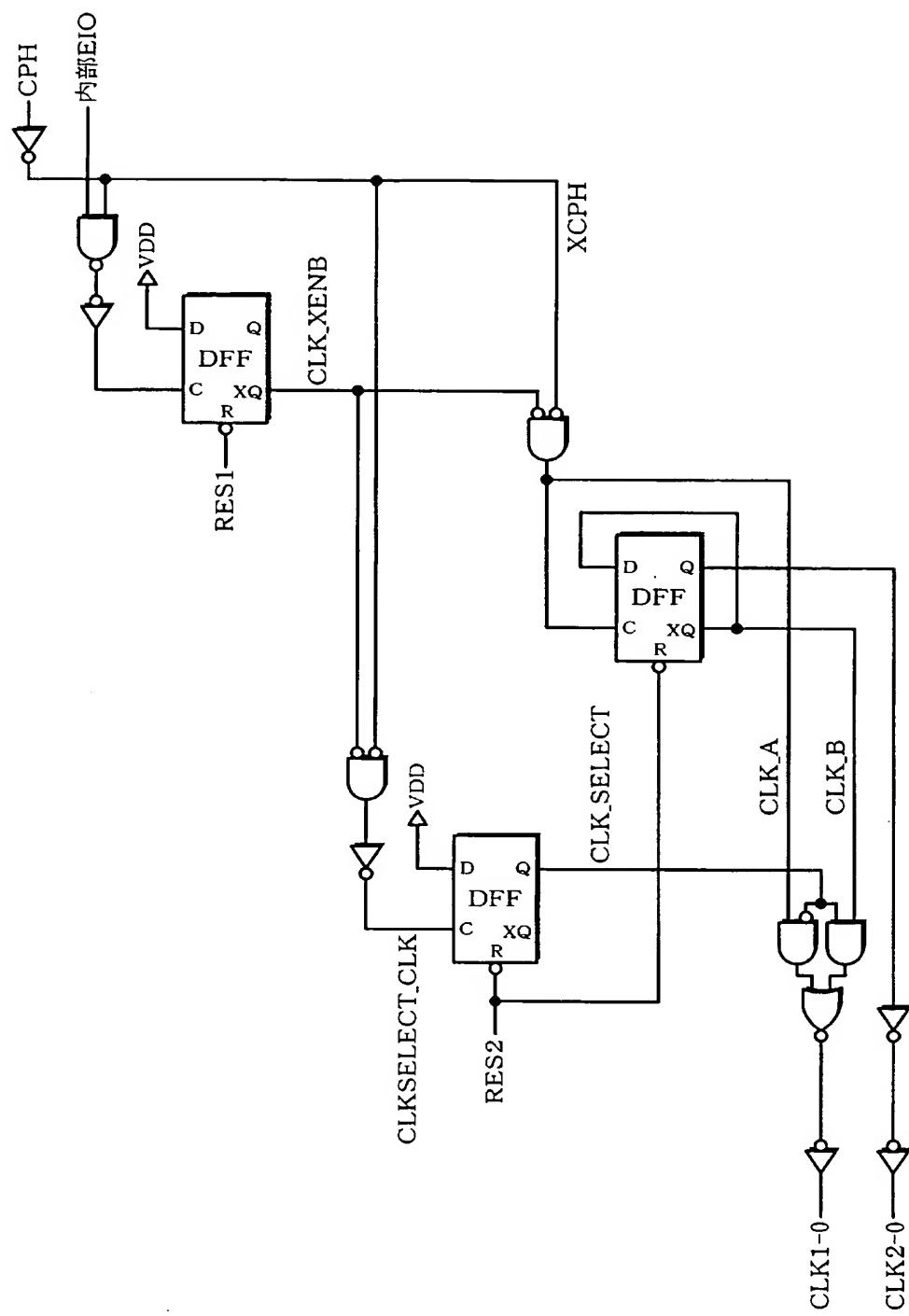
【図18】



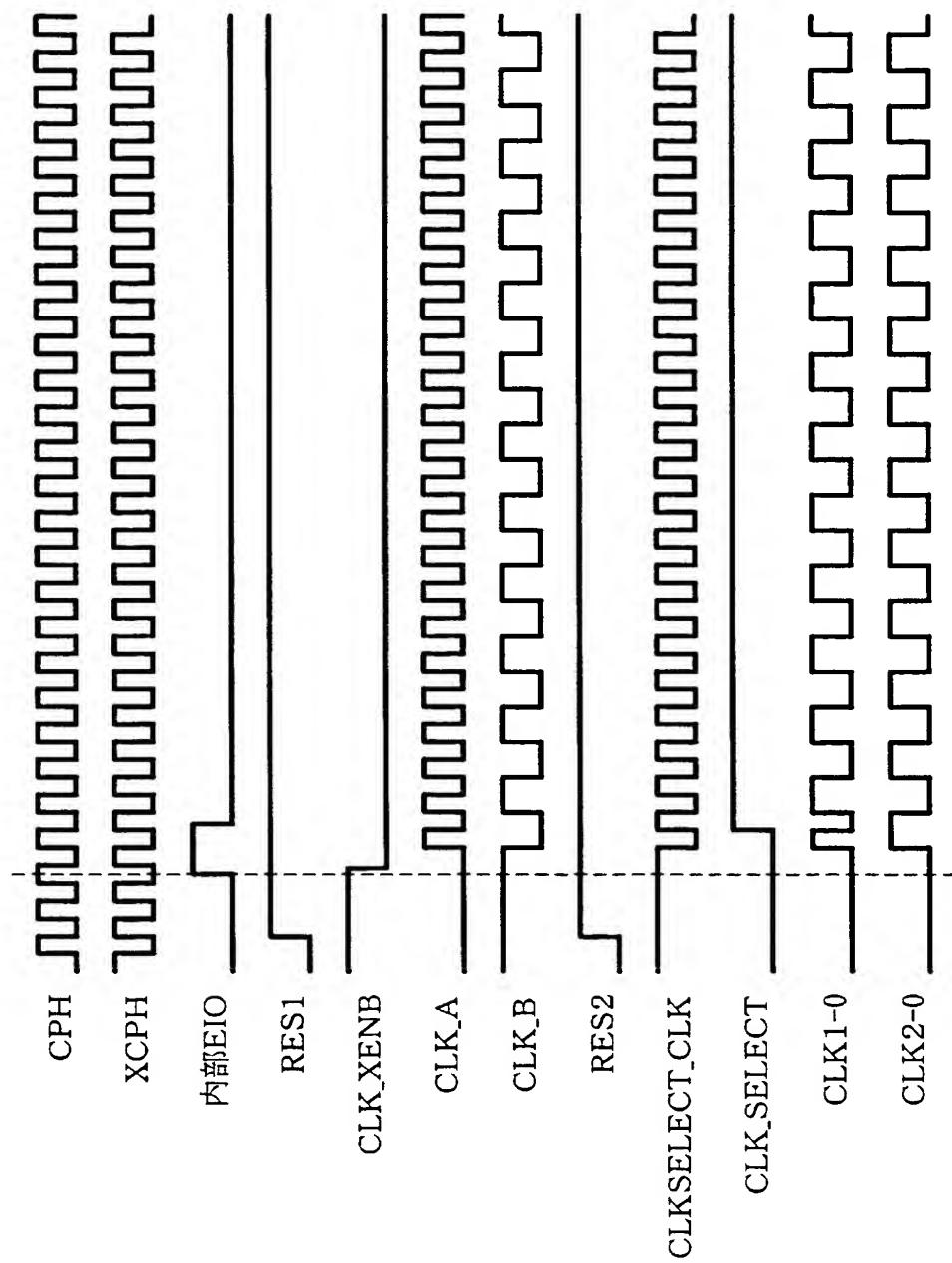
【図19】



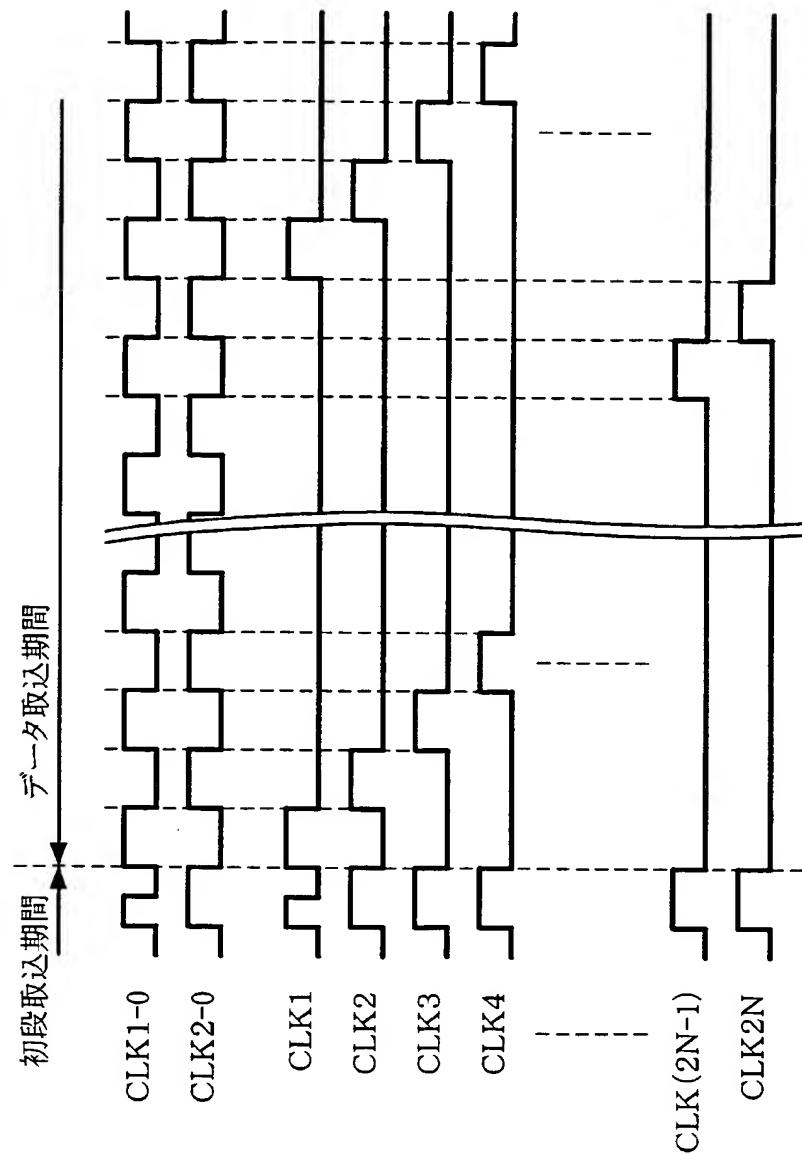
【図20】



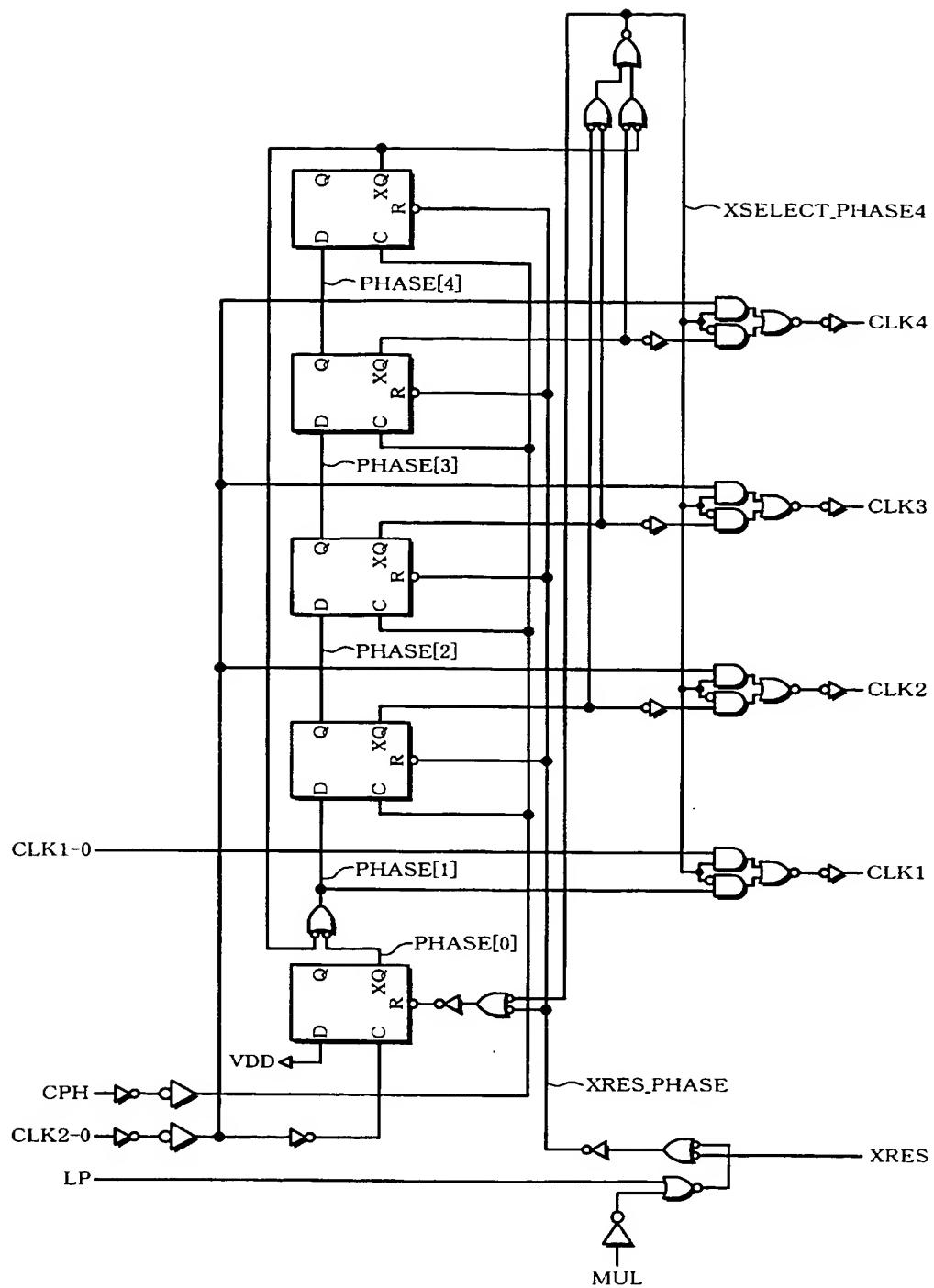
【図21】



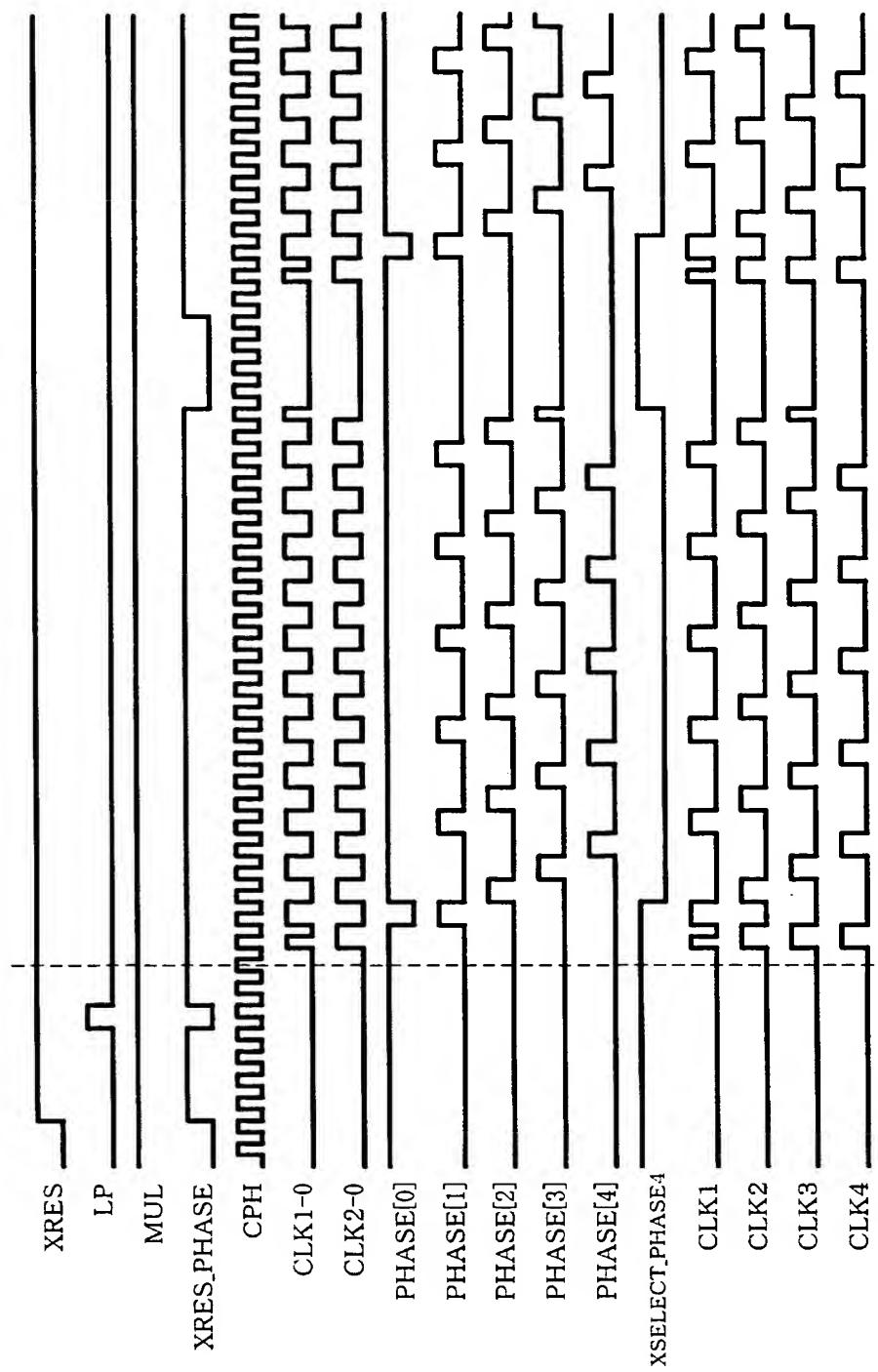
【図22】



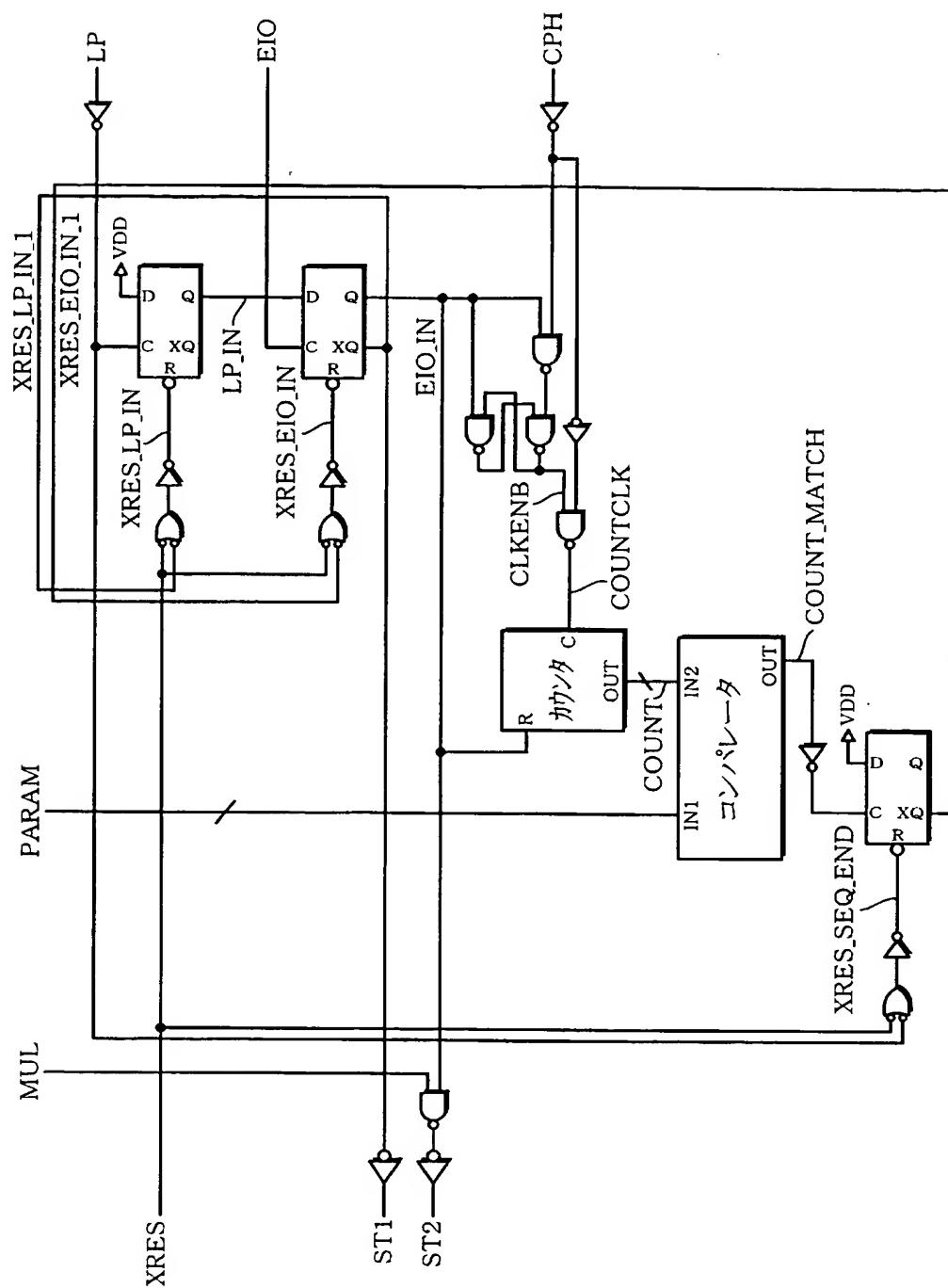
【図23】



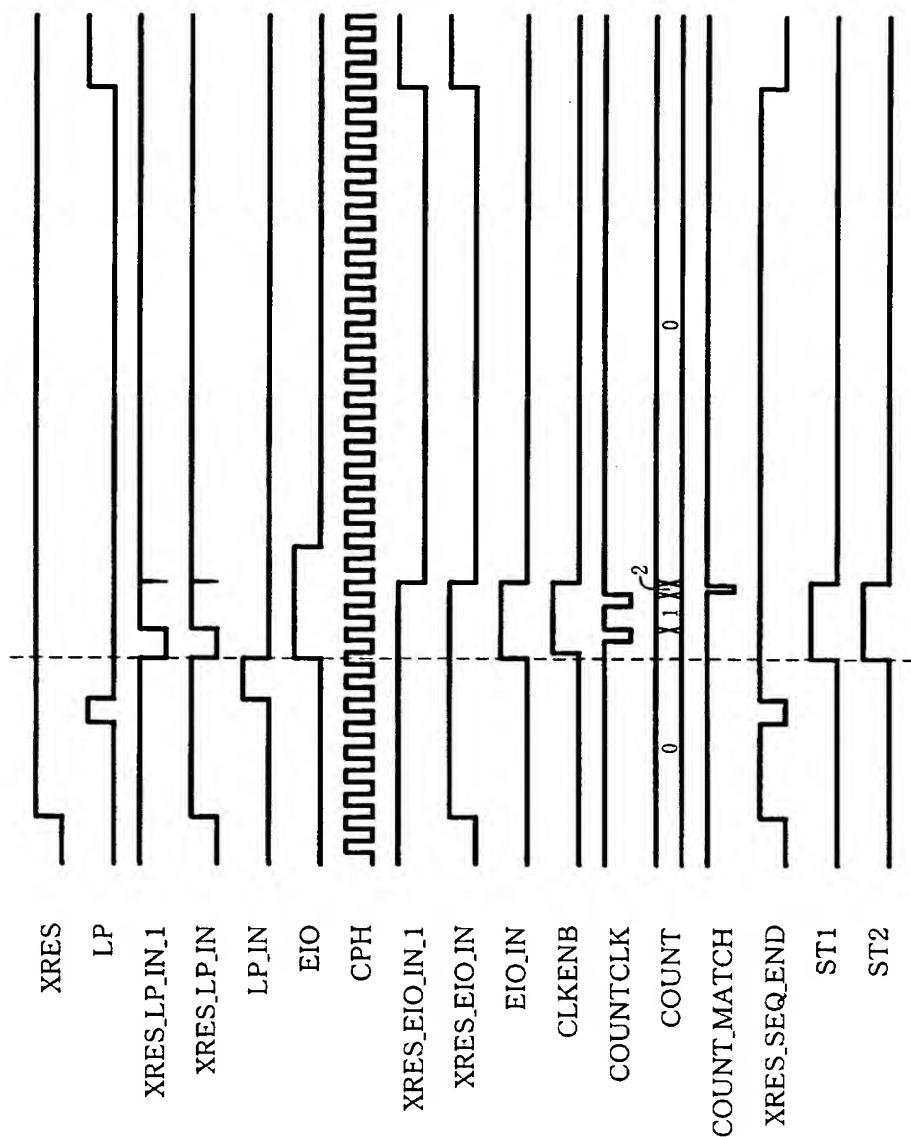
【図24】



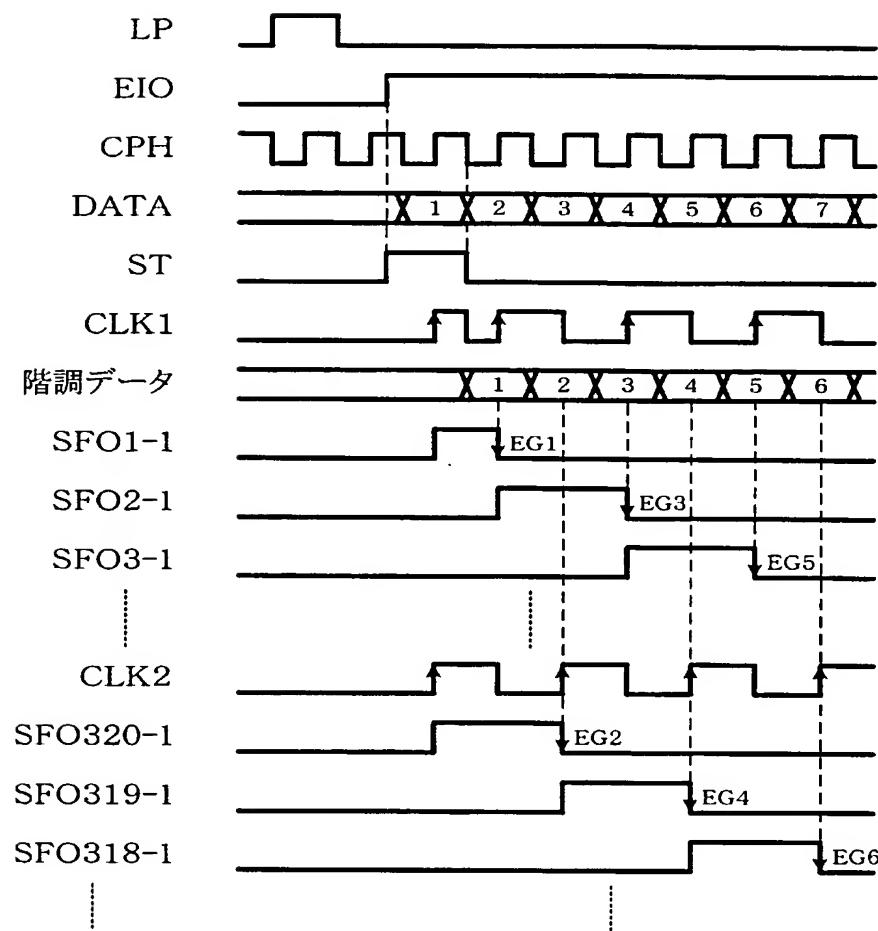
【図 25】



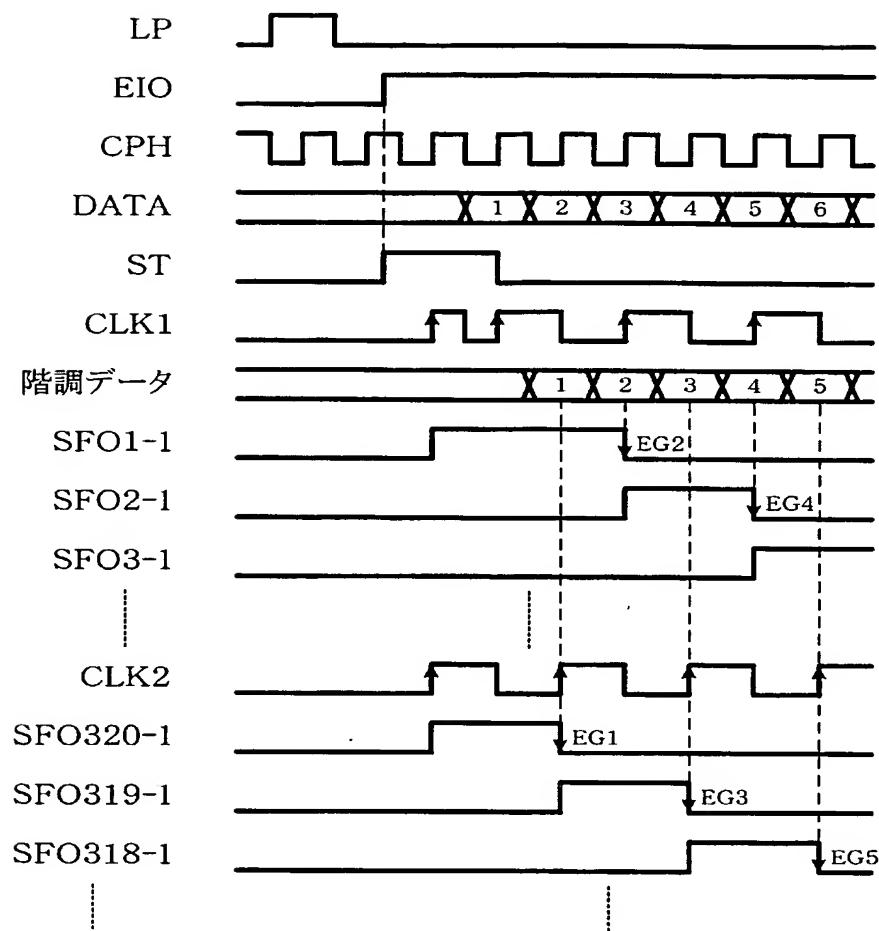
【図 26】



【図27】



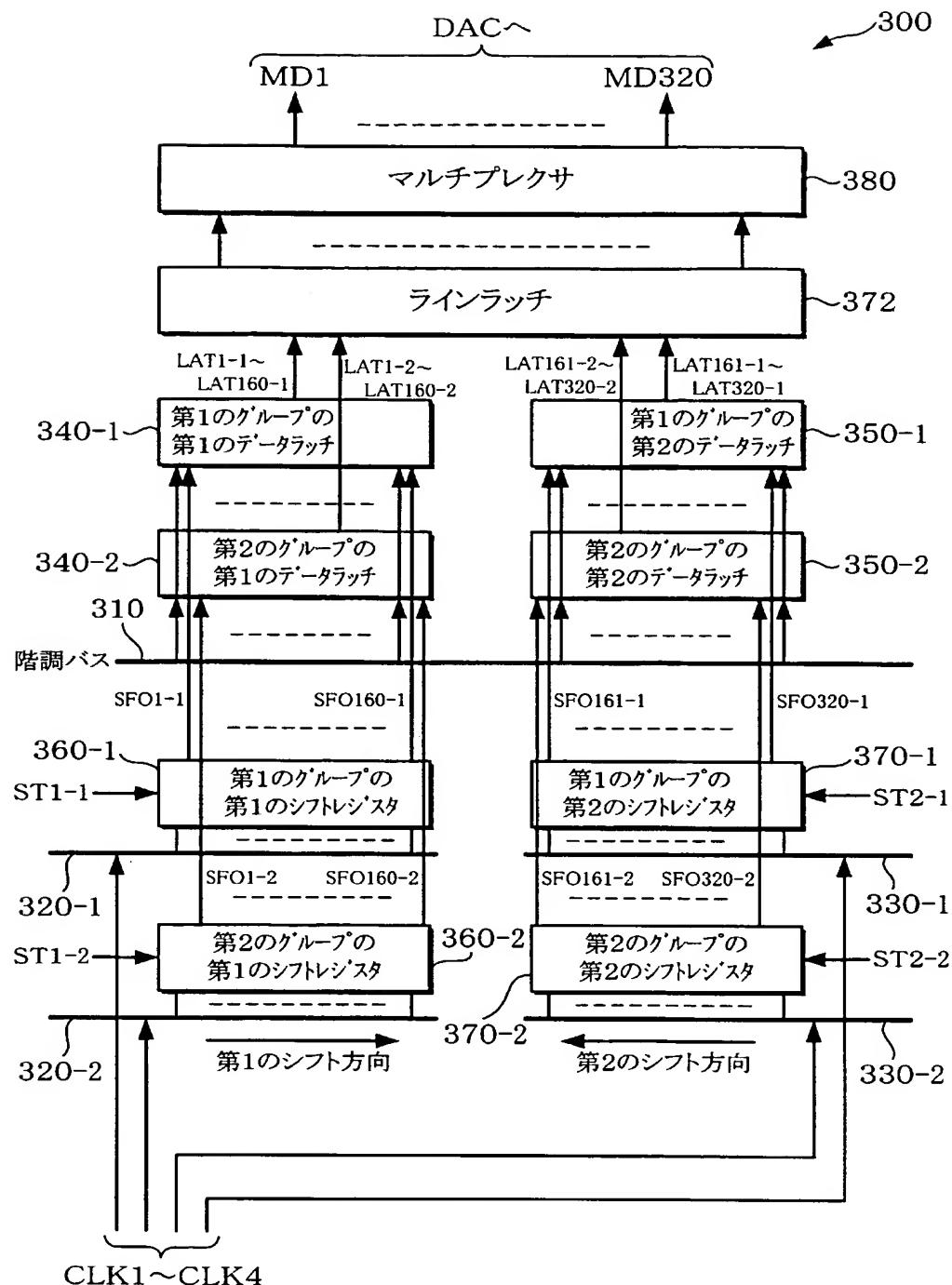
【図28】



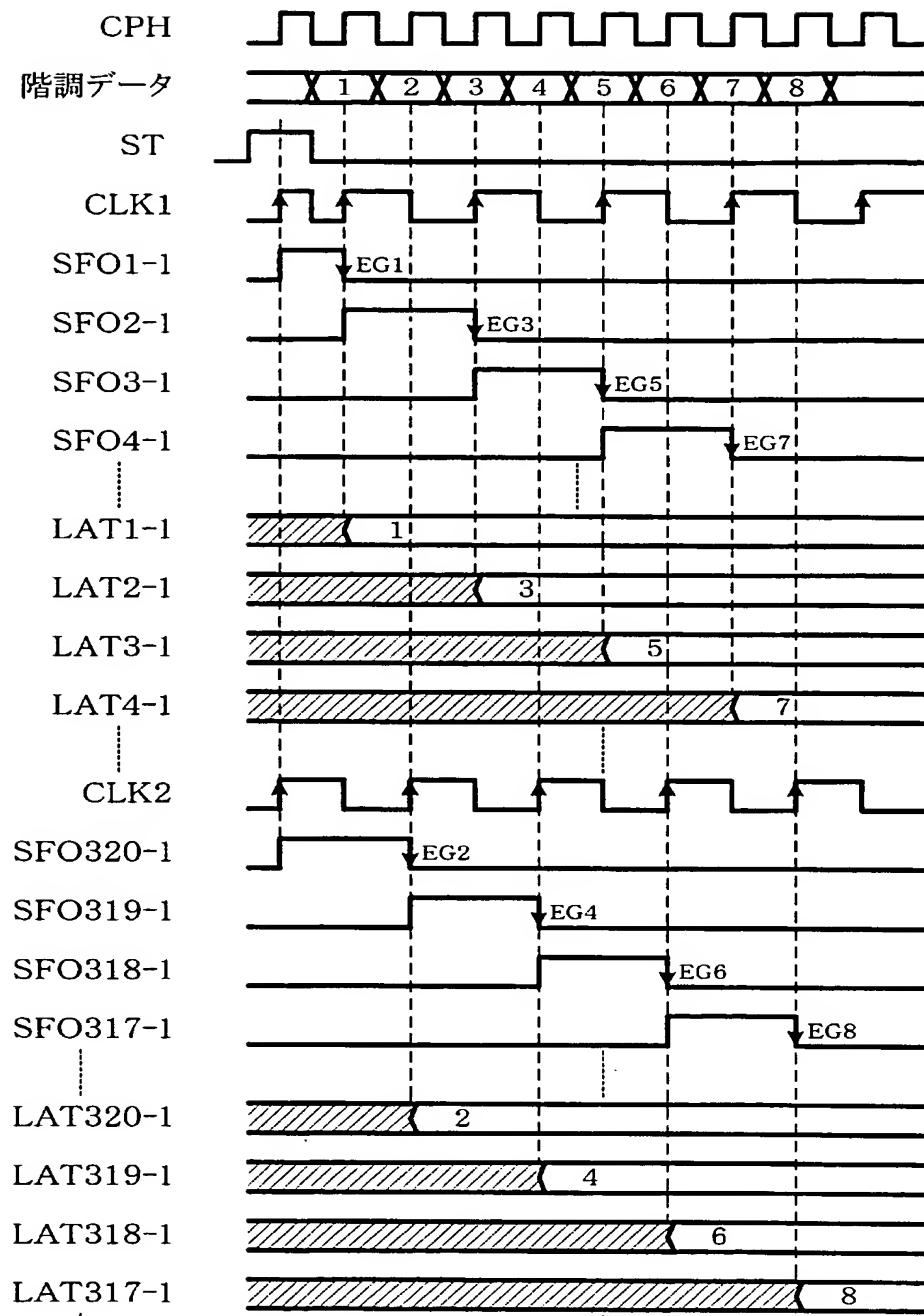
【図 29】

マルチプレクス	クロック数	第1のグループ		第2のグループ	
		第1のクロックライン	第2のクロックライン	第1のクロックライン	第2のクロックライン
3	偶数	CLK1	CLK2	—	—
	奇数	CLK2	CLK1	—	—
6	4 × n	CLK1	CLK3	CLK2	CLK4
	4 × n + 1	CLK2	CLK4	CLK3	CLK1
	4 × n + 2	CLK3	CLK1	CLK4	CLK2
	4 × n + 3	CLK4	CLK2	CLK1	CLK3

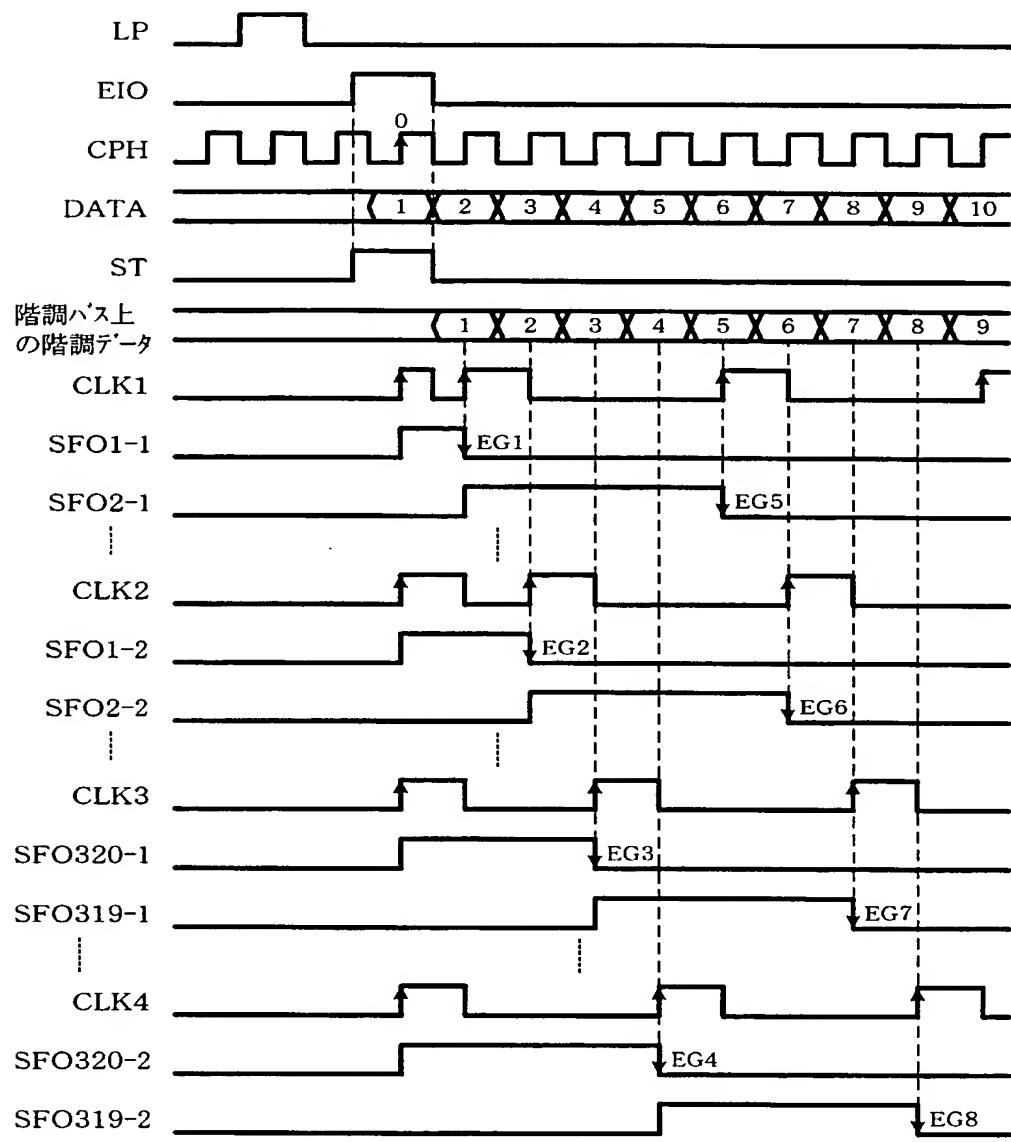
【図30】



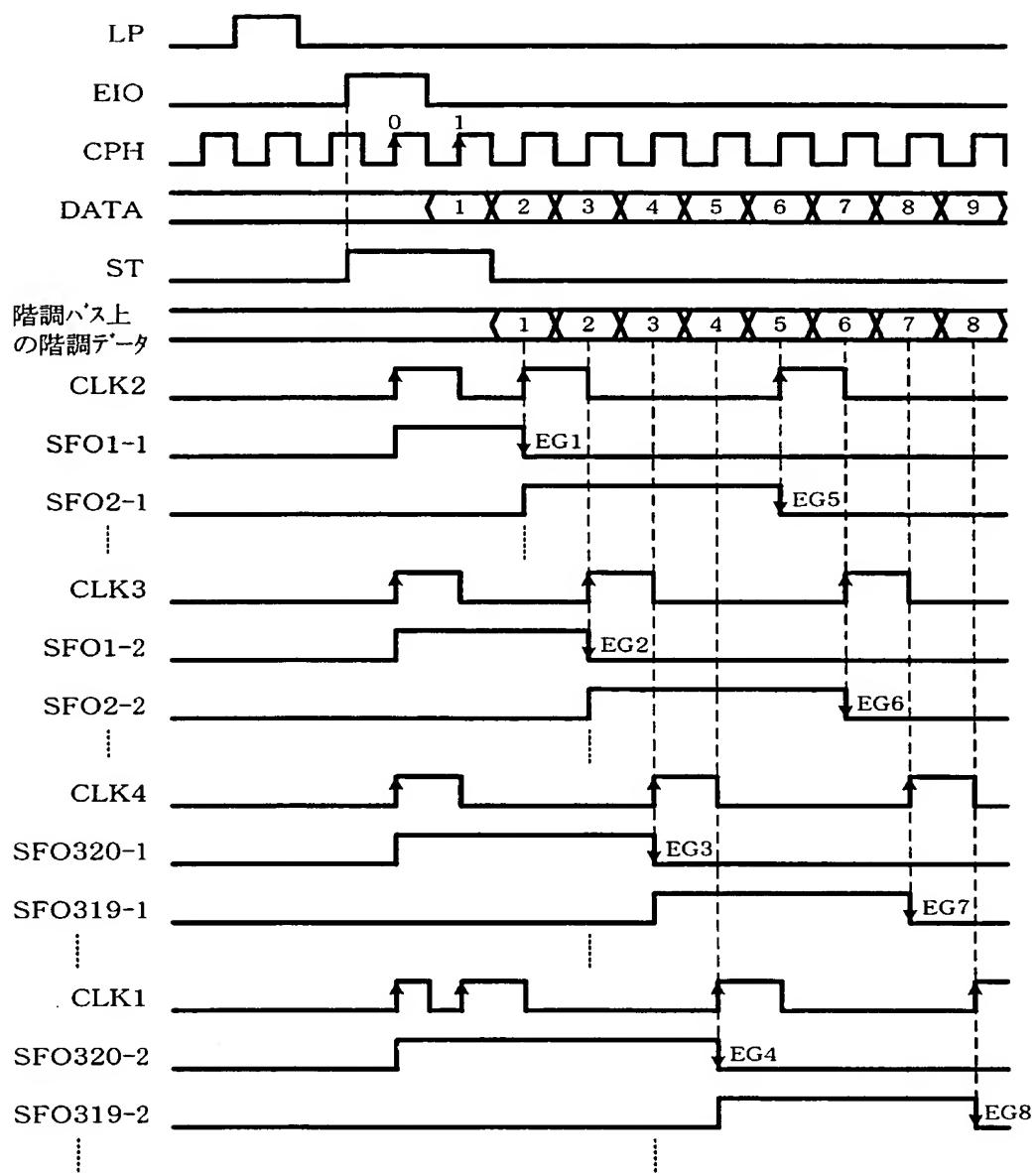
【図31】



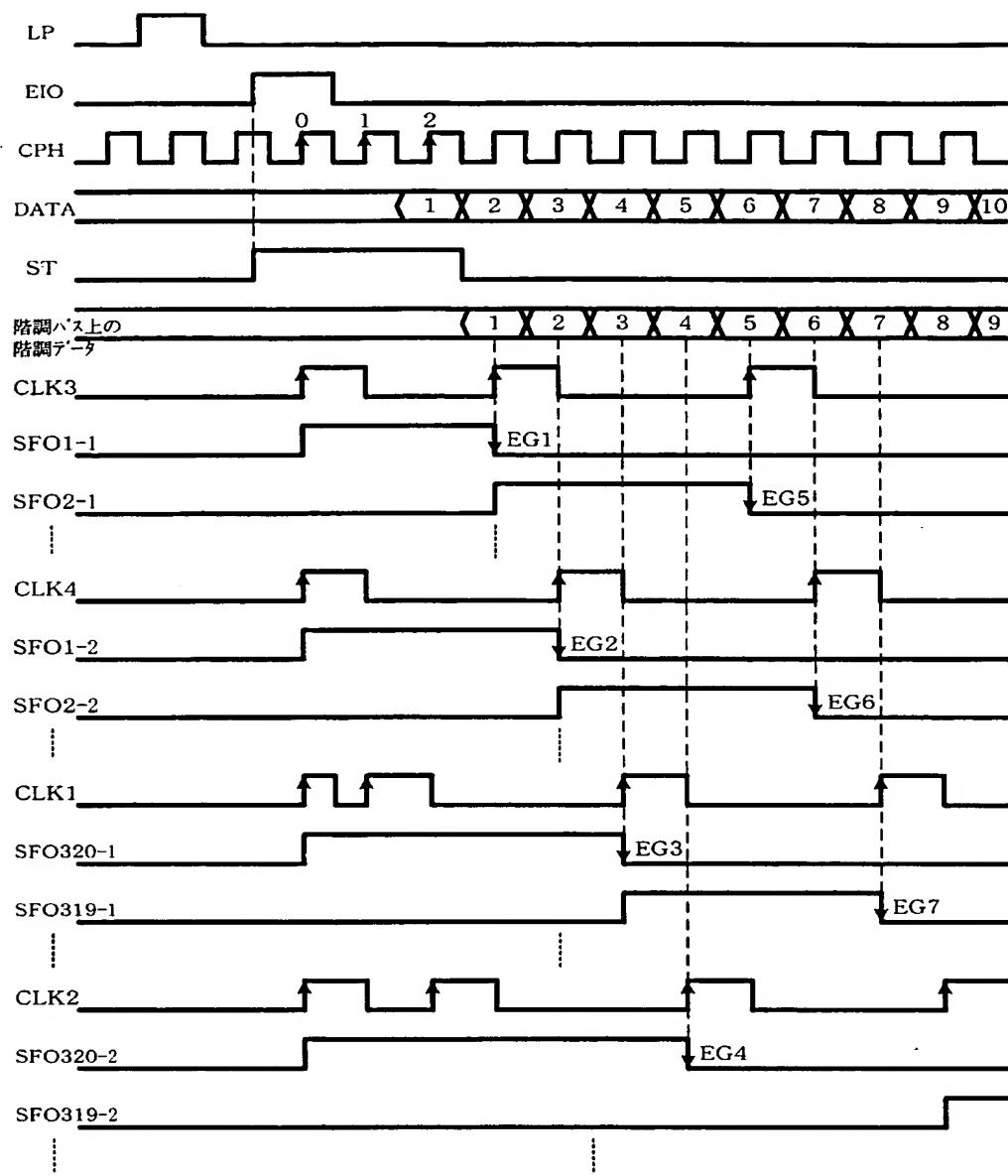
【図32】



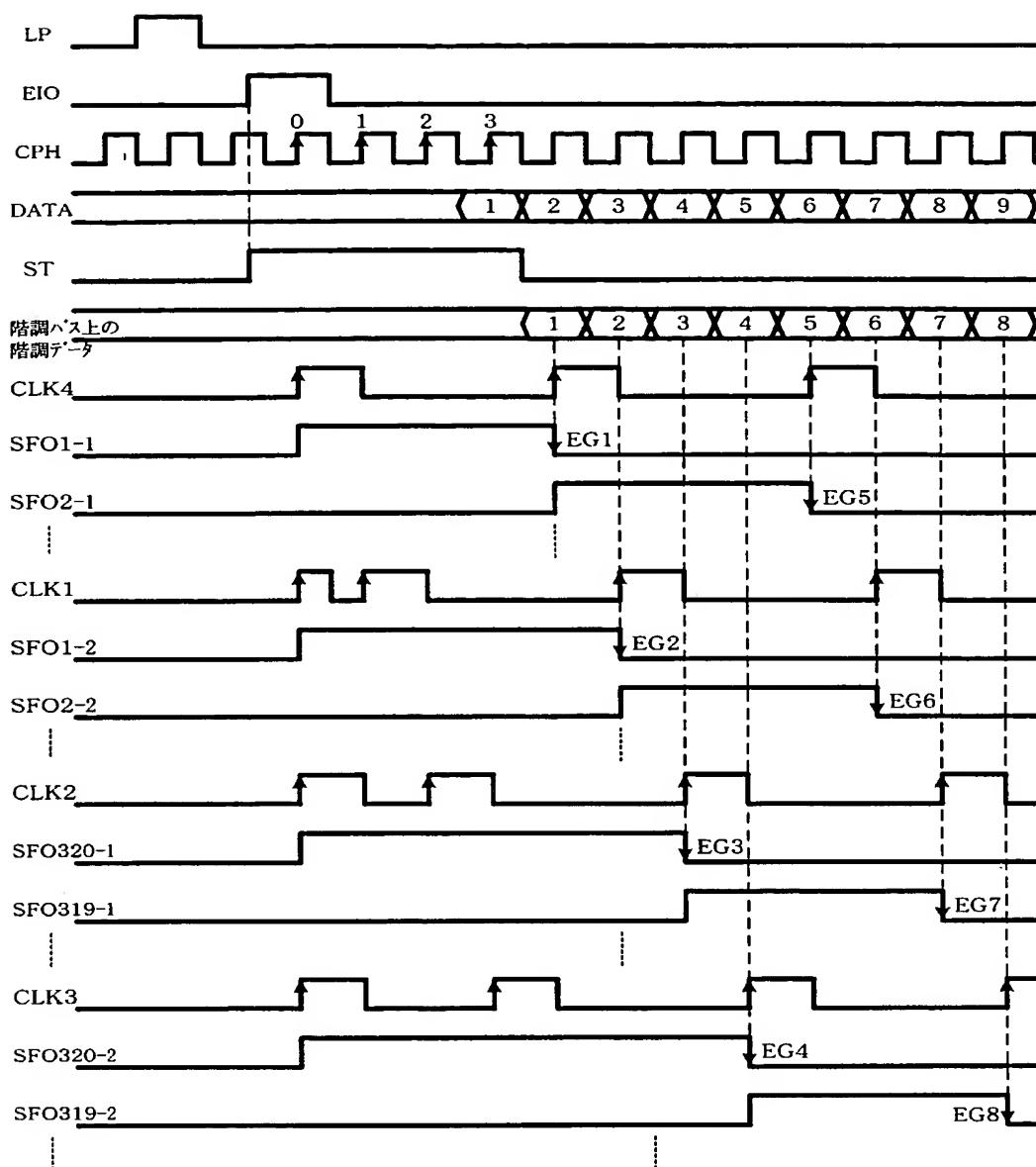
【図33】



【図34】



【図35】



【書類名】 要約書

【要約】

【課題】 階調データの供給タイミングに依存せずに、データ線を駆動する表示ドライバ及び該表示ドライバを含む電気光学装置を提供する。

【解決手段】 電気光学装置の複数のデータ線を駆動する表示ドライバ200は、所与の取込開始タイミング指示信号を基準に、階調データの取込開始タイミングまでの期間を設定するための取込開始タイミング設定レジスタ384と、前記取込開始タイミング設定レジスタ384の設定内容に基づいてシフトスタート信号を生成するシフトスタート信号生成回路388とを含む。表示ドライバ200は、所与のシフトクロックに基づいてシフトスタート信号をシフトしてシフト出力を出力するシフトレジスタと、各FFがシフトレジスタのシフト出力に基づいて階調データを保持する複数のFFを有するデータラッチとを含み、データラッチに保持された階調データに対応したデータ信号をデータ線に出力する。

【選択図】 図17

特願2003-065462

出願人履歴情報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日

[変更理由] 新規登録

住所 東京都新宿区西新宿2丁目4番1号
氏名 セイコーエプソン株式会社